

Πρόγραμμα Επικαιροποίησης Γνώσεων Αποφοίτων

ΕΝΟΤΗΤΑ Μ1
ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ

Εκπαιδευτής: Γ. Π. ΠΑΤΣΗΣ, Επικ. Καθηγητής, Τμήμα
Ηλεκτρονικών Μηχανικών, ΤΕΙ Αθήνας

Διδάσκοντες

1. **Γ. Πάτσης**, Επικ. Καθηγητής, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Αθήνας
(patsisg@teiath.gr)
2. **Ε. Βαλαμόντες**, Καθηγητής, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Αθήνας
(vala@teiath.gr)
3. **Γ. Χλούπης**, Καθηγητής Εφαρμογών, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Αθήνας
(hloupis@ee.teiath.gr)
4. **Ο. Τσακιρίδης**, Καθηγητής Εφαρμογών, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Αθήνας
(odytsak@teiath.gr)
5. **Ε. Κυριάκης-Μπιτζάρος**, Αναπλ. Καθηγητής, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Πειραιά
(mpitz@teipir.gr)
6. **Δ. Μετάφας**, Καθηγητής Εφαρμογών, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Πειραιά
(dmetafas@teipir.gr)
7. **Δ. Γουστουρίδης**, Καθηγητής Εφαρμογών, Τμήμα Ηλεκτρονικών Μηχανικών ΤΕΙ Πειραιά
(dgousto@teipir.gr)

Περιεχόμενα M1 – Εβδομάδα 1,2

Είδος	Ημερομηνία	Αντικείμενο
Διάλεξη 1	Πέμπτη 27/3	ΕΙΣΑΓΩΓΗ <ul style="list-style-type: none"> Αριθμητικά συστήματα Άλγεβρα Boole και λογικές πράξεις. Απλοποίηση συναρτήσεων Boole με πίνακα Karnaugh
Εργαστήριο 1	Παρασκευή 28/3	<ul style="list-style-type: none"> Εξοικείωση με το λογισμικό σχεδίασης – προσομοίωσης με χρήση λογικών πυλών και απλού ψηφιακού κυκλώματος
Διάλεξη 2	Τρίτη 1/4	ΣΥΝΔΥΑΣΤΙΚΑ – ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ <ul style="list-style-type: none"> Συνδυαστικά κυκλώματα Απαριθμητές Καταχωρητές
Διάλεξη 3	Πέμπτη 3/4	ΕΙΣΑΓΩΓΗ ΣΤΗ VHDL <ul style="list-style-type: none"> Περιγραφή συνδυαστικών κυκλωμάτων με VHDL
Εργαστήριο 2	Παρασκευή 4/4	<ul style="list-style-type: none"> Εισαγωγή κώδικα VHDL και προσομοίωση συνδυαστικών κυκλωμάτων

Περιεχόμενα M1 – Εβδομάδα 3

Διάλεξη 4	Τρίτη 8/4	ΒΑΣΙΚΕΣ ΔΟΜΙΚΕΣ ΜΟΝΑΔΕΣ ΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ <ul style="list-style-type: none"> Βασικά συνδυαστικά κυκλώματα (Πολυπλέκτες, Κωδικοποιητές, αποκωδικοποιητές, κλπ) ΑΡΙΘΜΗΤΙΚΑ ΚΥΚΛΩΜΑΤΑ <ul style="list-style-type: none"> Οι αριθμητικές πράξεις στο δυαδικό σύστημα
Διάλεξη 5	Πέμπτη 10/4	ΠΕΡΙΓΡΑΦΗ – ΠΡΟΣΟΜΟΙΩΣΗ ΜΕ VHDL ΣΥΝΔΥΑΣΤΙΚΩΝ ΚΑΙ ΑΡΙΘΜΗΤΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ <ul style="list-style-type: none"> Περιγραφή τους με VHDL
Εργαστήριο 3	Παρασκευή 11/4	<ul style="list-style-type: none"> Μελέτη κυκλωμάτων πολυπλεκτών και υλοποίηση λογικών συναρτήσεων με πολυπλέκτη Εφαρμογές κυκλωμάτων άθροισης αφαίρεσης και σύγκρισης Υλοποίηση συνδυαστικού κυκλώματος σε αναπτυξιακό

Περιεχόμενα M1 – Εβδομάδα 4

Διάλεξη 6	Τρίτη 29/4	ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ (1) <ul style="list-style-type: none"> • Βασικά στοιχεία αποθήκευσης πληροφορίας (Flip – Flops) • Καταχωρητές, Απαριθμητές
Εργαστήριο 4	Παρασκευή 2/5	<ul style="list-style-type: none"> • Μελέτη JK Flip-Flop • Εφαρμογές σύγχρονων - ασύγχρονων μετρητών.

Περιεχόμενα M1 – Εβδομάδα 5

Διάλεξη 7	Τρίτη 6/5	ΔΙΑΤΑΞΕΙΣ ΠΡΟΓΡΑΜΜΑΤΙΖΟΜΕΝΗΣ ΛΟΓΙΚΗΣ (Programmable Logic Devices) <ul style="list-style-type: none"> • Τεχνολογίες υλοποίησης, • CPLDs, • FPGAs, • Αναπτυξιακά συστήματα
Διάλεξη 8	Πέμπτη 8/5	ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ (2) <ul style="list-style-type: none"> • Σύγχρονα ακολουθιακά κυκλώματα (FSM) • Περιγραφή με VHDL
Εργαστήριο 5	Παρασκευή 8/5	<ul style="list-style-type: none"> • Μελέτη ακολουθιακού κυκλώματος

Περιεχόμενα M1 – Εβδομάδα 6

Διάλεξη 9	Τρίτη 13/5	ΤΕΧΝΟΛΟΓΙΑ ΜΝΗΜΩΝ • Μνήμες (RAM, Flash, FRAM κ.α.)
Διάλεξη 10	Πέμπτη 15/5	CMOS VLSI ΣΧΕΔΙΑΣΗ ΨΗΦΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ (1) • Εισαγωγή στη σχεδίαση VLSI • Τεχνολογία κατασκευής CMOS OK • Σχεδίαση βασικών ψηφιακών πυλών σε επίπεδο layout • Σχεδίαση με DSch και Microwind
Εργαστήριο 6	Παρασκευή 16/5	• Σχεδίαση με DSch και Microwind • Σχεδιασμός με processor core

Περιεχόμενα M1 – Εβδομάδα 7,8

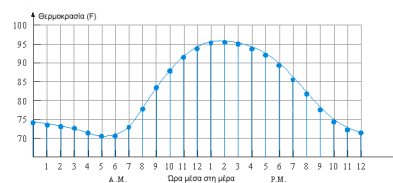
Διάλεξη 11	Τρίτη 20/5	ΕΦΑΡΜΟΓΕΣ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ • Παραδείγματα
Διάλεξη 12	Πέμπτη 22/5	CMOS VLSI ΣΧΕΔΙΑΣΗ ΨΗΦΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ (2) • Υλοποίηση σύνθετων ψηφιακών κυκλωμάτων σε επίπεδο layout.
Εργαστήριο 7	Παρασκευή 23/5	• Σύνθετες εφαρμογές • προσομοιώσεις VHDL κώδικα • Σχεδίαση – προσομοίωση απλών κυκλωμάτων με Dsch και Microwind
Διάλεξη 13	Τρίτη 27/5	Προοπτικές στο χώρο των ψηφιακών - Έρευνα

ΕΙΣΑΓΩΓΙΚΕΣ ΕΝΝΟΙΕΣ

- 1. Διακριτές μεταβλητές – μετρήσεις
- 2. Δυαδικός διακόπτης
- 3. Βασικές πράξεις και εκφράσεις λογικής
- 4. Τι εννοούμε με τον όρο θετικός / αρνητικός παλμός ή θετική/αρνητική λογική;
- 5. Αντιστοίχιση επιπέδων λογικής 0 και 1 με επίπεδα τάσης
- 6. Χαρακτηριστικά κυματομορφών
- 7. Διαγράμματα χρονισμού
- 8. Ασκήσεις

Διακριτές μεταβλητές – μετρήσεις

Στην **Εικόνα 1** παρουσιάζεται η καταγραφή της θερμοκρασίας κατά τη διάρκεια ενός 24 ώρου κάθε ώρα. Οι μετρήσεις φαίνονται με τους μπλε κύκλους. Πρόκειται για μια **διακριτή μεταβλητή**. Ωστόσο μπορούμε να παρεμβάλλουμε τη συνεχή καμπύλη που «ενώνει» τα διακριτά σημεία μετρήσεων έτσι ώστε μπορούμε να «γνωρίζουμε» τη θερμοκρασία προσεγγιστικά μεταξύ των διακριτών τιμών μέτρησης.



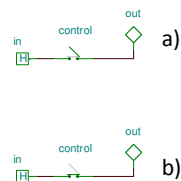
Εικόνα 1. Καταγραφή της θερμοκρασίας κατά τη διάρκεια ενός 24ώρου, για κάθε ώρα.

Δυαδικός διακόπτης

Ένα ψηφίο με αξία είτε 0 ή 1 μπορεί να αντιπροσωπεύσει μόνο δύο πράγματα ή δύο πληροφορίες. Επομένως, είναι απαραίτητο να συγκεντρωθούν πολλά ψηφία για να συλλεχτούν περισσότερες πληροφορίες. Χρησιμοποιώντας διαφορετικές τεχνικές κωδικοποίησης, μια ομάδα ψηφίων μπορεί να χρησιμοποιηθεί για να αντιπροσωπεύσει τις διαφορετικές πληροφορίες, όπως ένας αριθμός, ένα γράμμα της αλφαβήτου, ένα σύμβολο χαρακτήρα ή την εκτέλεση μιας εντολής σε έναν μικροεπεξεργαστή.

Εκτός από το γεγονός ότι εργαζόμαστε μόνο με τις δυαδικές τιμές, τα ψηφιακά κυκλώματα γίνονται εύκολα κατανοητά επειδή είναι βασισμένα σε μια απλή ιδέα του διακόπτη, ανάβουν ή όχι για να λάβουν καθεμία μια από τις δύο δυαδικές τιμές. Δεδομένου ότι ο διακόπτης μπορεί να είναι είτε στο ένα ή στο μηδέν τον ονομάζουμε **δυαδικό διακόπτη**. Ο διακόπτης έχει τρεις συνδέσεις: μια είσοδο, μια έξοδο και έναν έλεγχο (**Εικόνα 2**).

Όταν ο διακόπτης είναι ανοιχτός τίποτα δεν περνά από την εισαγωγή στην παραγωγή. Όταν ο διακόπτης κλείνει επιτρέπεται η μετάβαση από την είσοδο στην έξοδο.



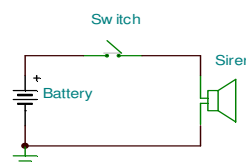
Εικόνα 2. Δυαδικός διακόπτης: (a) ανοιχτός (b) κλειστός.

Δυαδικός διακόπτης

Για παράδειγμα, στην **Εικόνα 3**, όταν ο διακόπτης κλείνει, η σειρήνα ενεργοποιείται. Η συνηθισμένη σύμβαση πρόκειται να χρησιμοποιήσει το 1 για να σημαίνει «on» και το 0 για να σημαίνει «off».

Μπορούμε να θεωρήσουμε την είσοδο ως $X = 1$, για να σημάνουμε το διακόπτη όταν είναι κλειστός και $X = 0$, για να σημάνουμε το διακόπτη όταν είναι ανοιχτός.

Χρησιμοποιώντας αυτήν την σύμβαση, μπορούμε να περιγράψουμε την κατάσταση της σειρήνας με μια μεταβλητή S τύπου έκφρασης λογικής. Συγκεκριμένα, $S = 1$ εάν $X = 1$ και $S = 0$ εάν $X = 0$. Μπορούμε να γράψουμε δηλαδή: $S = X$. Αυτή η έκφραση λογικής, περιγράφει την έξοδο S συναρτήσει της εισόδου X .



Εικόνα 3. Μια σειρήνα που ελέγχεται από έναν διακόπτη.

Βασικές πράξεις και εκφράσεις λογικής

Δύο δυαδικοί διακόπτες μπορούν να συνδεθούν είτε στη σειρά είτε παράλληλα όπως φαίνεται στην **Εικόνα 4**.

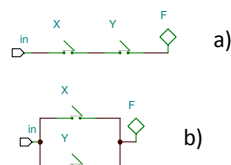
Εάν δύο διακόπτες συνδέονται σε σειρά, τότε οι δύο διακόπτες πρέπει να είναι κλειστοί, για να είναι η έξοδος $F=1$. Με άλλα λόγια, $F=1$, εάν $X=1$ AND $Y=1$. Εάν το X ή το Y είναι ανοικτό, είτε και τα δύο είναι ανοικτά, τότε $F=0$. Εκφράζοντας αυτό με μια λογική έκφραση παίρνουμε: $F=X$ AND Y .

Με την άλγεβρα Boole μπορούμε να αντικαταστήσουμε με ένα σημείο (\bullet) την πύλη AND. Κατά συνέπεια μπορούμε να ξαναγράψουμε την ανωτέρω έκφραση όπως: $F=X \bullet Y$ ή απλά $F=XY$.

Εάν συνδέουμε τους δύο διακόπτες παράλληλα, τότε μόνο ένας διακόπτης πρέπει να είναι κλειστός για την έξοδο $F=1$. Με άλλα λόγια, $F=1$ εάν $X=1$ OR $Y=1$. $F=0$, μόνο εάν και το X και το Y είναι ανοικτά. Εκφράζοντας αυτό με μια λογική έκφραση παίρνουμε: $F=X$ OR Y και αυτό δίνει αφορμή για το λογικό \cup στο χειριστή. Στην άλγεβρα Boole μπορούμε να αντικαταστήσουμε το \cup με το σύμβολο $+$. Κατά συνέπεια μπορούμε να ξαναγράψουμε την ανωτέρω έκφραση όπως: $F=X+Y$.

Εκτός από τους χειριστές «AND» και «OR», υπάρχει ένας άλλος βασικός χειριστής λογικής ο χειριστής «NOT», επίσης γνωστός ως ΑΝΤΙΣΤΡΟΦΕΑΣ. Γνωρίζοντας ότι, οι χειριστές «AND» και «OR» έχουν αρκετές εισόδους, ο χειριστής «NOT» έχει μόνο μία είσοδο και μια έξοδο. Ο χειριστής «NOT» αντιστρέφει απλά την είσοδο του, έτσι από 0 που εισάγουμε θα παράγουμε την έξοδο 1, και το 1 γίνεται 0. Στην άλγεβρα Boole, ο χειριστής «NOT» είτε δείχνεται με ένα σύμβολο αποστρόφου ($'$) είτε με παύλα στην κορυφή ($\bar{}$). Συγκεκριμένα: $F=X'$.

Όταν διάφοροι χειριστές χρησιμοποιούνται στην ίδια έκφραση, η προτεραιότητα που δίνεται στους χειριστές είναι, από «NOT», σε «AND» και σε «OR». Η σειρά της αξιολόγησης μπορεί να αλλάξει με τη χρησιμοποίηση παρενθέσεων, επειδή προηγούνται οι πράξεις στις παρενθέσεις.

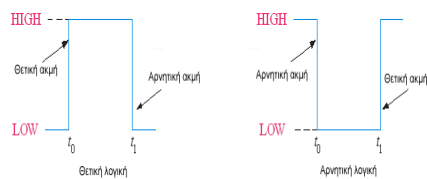


Εικόνα 4. Σύνδεση δύο δυαδικών διακοπών: (a) στη σειρά (b) παράλληλα.

*Εφαρμογή στην τάξη:
Παράδειγμα ψηφιακών
διακοπών στο TINA...*

Τι εννοούμε με τον όρο θετικός / αρνητικός παλμός ή θετική/αρνητική λογική;

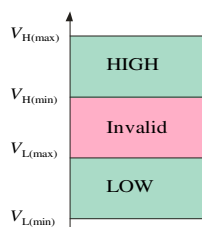
Σε μια σειρά από παλμών τάσης που τρέχουν από 0 σε 1, διακρίνουμε δύο ακμές (**Εικόνα 5**). Μία ακμή είναι αυτή όπου το σήμα αλλάζει από 0 σε 1 και μία αυτή που το σήμα αλλάζει από 1 σε 0. Έχουμε δύο περιπτώσεις λογικής τη θετική και την αρνητική. Στη θετική λογική η πρώτη ακμή του σήματος που συναντάμε είναι αυτή όπου το σήμα αλλάζει από 0 σε 1 και στη συνέχεια έρχεται η δεύτερη ακμή όπου το σήμα αλλάζει από 1 σε μηδέν. Στην αρνητική λογική η πρώτη ακμή είναι αυτή όπου το σήμα αλλάζει από 1 σε 0 και η δεύτερη εκείνη όπου το σήμα αλλάζει από 0 σε 1.



Εικόνα 5. Θετικός / αρνητικός παλμός ή θετική/αρνητική λογική.

Αντιστοίχιση επιπέδων λογικής 0 και 1 με επίπεδα τάσης

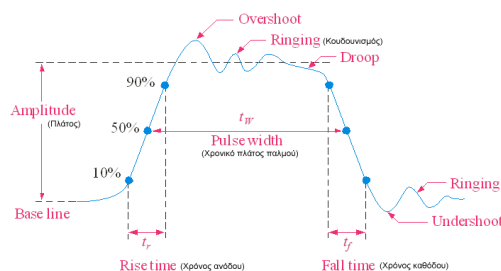
Το λογικό 0 και το λογικό 1 είναι πρακτικά τιμές τάσεις που βρίσκονται σε περιοχές τάσεων και όχι ακριβώς η τάση του 0 Volt και του 1 Volt αντίστοιχα. Στο επόμενο διάγραμμα (Εικόνα 6) το λογικό μηδέν αντιστοιχίζεται στην περιοχή LOW μεταξύ των τιμών τάσης: $V_{L(\min)}$ και $V_{L(\max)}$. Αντίστοιχα το λογικό 1 βρίσκεται μεταξύ των τιμών $V_{H(\min)}$ και $V_{H(\max)}$. Παρατηρούμε ότι υπάρχει μια περιοχή ασφαλείας (Invalid) μεταξύ των τάσεων $V_{L(\max)}$ και $V_{H(\min)}$ ώστε να αποφεύγονται λάθη με τιμές τάσης που μπορεί να υπερβαίνουν λίγο την $V_{L(\max)}$ ή να είναι μικρότερες λίγο από την $V_{H(\min)}$.



Ισοδύναμες εκφράσεις:
 λογικό 0 \Leftrightarrow ψέμα \Leftrightarrow γείωση,
 Λογικό 1 \Leftrightarrow αλήθεια \Leftrightarrow τροφοδοσία.

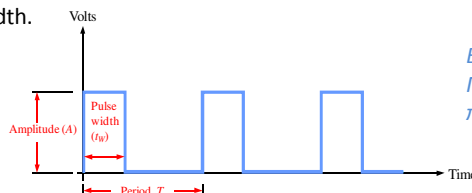
Εικόνα 6. Το λογικό 0 και το λογικό 1 είναι πρακτικά τιμές τάσεις που βρίσκονται σε περιοχές τάσεων και όχι ακριβώς η τάση του 0 Volt και του 1 Volt αντίστοιχα.

Χαρακτηριστικά κυματομορφών



Εφαρμογή στην τάξη:
 Παράδειγμα γεννήτριας
 συνεχούς σήματος στο
 TINA...

Εικόνα 7. Ορισμοί Amplitude, overshoot, ringing, rise time, fall time, and pulse width.

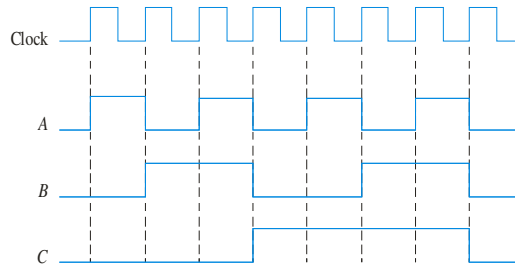


Εφαρμογή στην τάξη:
 Παράδειγμα γεννήτριας
 παλμών στο TINA...

Εικόνα 8. Πλάτος τάσης (Amplitude), το χρονικό πλάτος (t_w) και την περίοδο (T) ενός ορθογώνιου παλμού.

Διαγράμματα χρονισμού

Τα διαγράμματα χρονισμού είναι οι συναρτήσεις της τάσης (παλμών) με το χρόνο. Προκύπτουν πειραματικά μέσω παλμογράφου. Στο επόμενο διάγραμμα (Εικόνα 9) φαίνονται οι εναλλαγές σε παλμούς ρολογιού (Clock) και τρία σήματα (A, B, C).



Εικόνα 9. Εναλλαγές σε παλμούς ρολογιού (Clock) και τρία σήματα (A, B, C).

*Εφαρμογή στην τάξη:
Παράδειγμα γεννήτριας παλμών στο TINA...*

Ασκήσεις

1. Βρείτε και αναφέρατε παραδείγματα διακριτών μεταβλητών που μπορούν να αναχθούν σε αναπαράσταση συνεχούς μεταβλητής.
2. Πώς θα μπορούσατε να αναπαραστήσετε τα ψηφία του δεκαδικού συστήματος αρίθμησης (0, 1, 2, ..., 9) με χρήση μόνο δυαδικής αναπαράστασης (0, 1);
3. Σχεδιάστε και προσομοιώστε στο TINA τη λειτουργία δύο διακοπών με σύνδεση α) σειράς β) παράλληλα.
4. Σχεδιάστε στο TINA τα απλά κυκλώματα με διακόπτη, των δύο προηγούμενων εικόνων.
5. Φτιάξτε αντίστοιχα διαγράμματα με αυτό της Εικόνας 5, για λογική τάσης 0-5Volt και λογική 0-3Volt.
6. Σχεδιάστε κυματομορφή 5 περιόδων, παλμών όπως στην Εικόνα 9 πλάτους 5V, συχνότητας 10 kHz με πλάτος παλμού το 1/10 της περιόδου.
7. Να κατασκευάσετε τον πίνακα τιμών (θα δούμε παρακάτω ότι λέγεται και πίνακας αληθείας) του κυκλώματος των δύο εισόδων (τα σήματα A και B) και της μιας εξόδου (το σήμα C).
8. Ποιος είναι ο ακριβής αριθμός από bytes σε ένα σύστημα που περιέχει (a) 32 Kbyte, (b) 64 M bytes, και (c) 6.4 Gbyte?