Πρόγραμμα Επικαιροποίησης Γνώσεων Αποφοίτων

ΕΝΟΤΗΤΑ Μ1
ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ

Εκπαιδευτής: Γ. Π. ΠΑΤΣΗΣ, Επικ. Καθηγητής, Τμήμα Ηλεκτρονικών Μηχανικών, ΤΕΙ Αθήνας

ΒΑΣΙΚΕΣ ΠΥΛΕΣ ΨΗΦΙΑΚΗΣ ΛΟΓΙΚΗΣ

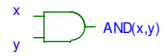
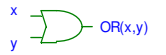
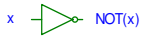
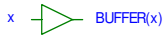
1. Τι σημαίνει «εξέταση της λειτουργίας» μιας ψηφιακής πύλης;
2. Τι είναι η «ταυτότητα» μιας ψηφιακής πύλης; Παραδείγματα
3. Οι πύλες μπορούν να συνδεθούν μεταξύ τους και να δώσουν πιο σύνθετες πύλες
4. Παραδείγματα ψηφιακών πυλών με τρεις εισόδους
5. Τι περιέχουν «μέσα τους» οι ψηφιακές πύλες;
6. Βασικές οικογένειες ψηφιακής λογικής σε μορφή Ολοκληρωμένου Κυκλώματος (ΟΚ) – Βασικές ονομασίες
7. Ψηφιακές Πύλες - Τσίπς
8. Αρχή λειτουργίας ανάγνωσης από δίσκο ψηφιακών δεδομένων (CD)
9. Σειριακή και παράλληλη ψηφιακή επικοινωνία
10. Παράδειγμα προσομοίωσης της λειτουργίας μιας πύλης αντιστροφέα
11. Ασκήσεις

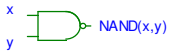
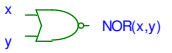
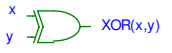
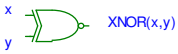
Τι σημαίνει «εξέταση της λειτουργίας» μιας ψηφιακής πύλης;

1. Βασικό στοιχείο στην εισαγωγή στα ψηφιακά ηλεκτρονικά, είναι η κατανόηση της λειτουργίας των λογικών πυλών.
2. Λέγοντας «εξέταση της λειτουργίας» εννοούμε την έξοδο που δίνουν οι πύλες συναρτήσει του σήματος ή των σημάτων εισόδου.

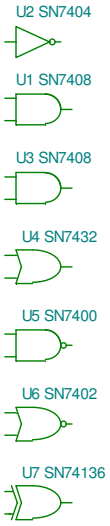
Τι είναι η «ταυτότητα» μιας ψηφιακής πύλης; Παραδείγματα

1. Η «ταυτότητα» κάθε λογικής πύλης είναι πέρα από το σύμβολό της και την αλγεβρική μορφή της συνάρτησης συμπεριφοράς της, ο πίνακας αληθείας της.
2. Στην **Εικόνα 1** φαίνονται τα σύμβολα, η συναρτησιακή μορφή και ο πίνακας αληθείας των βασικών ψηφιακών πυλών.

Ονομασία Πύλης	Σύμβολο	Αλγεβρική Συνάρτηση	Πίνακας Αληθείας
AND		AND(x,y) = x y	AND x y AND(x,y) 0 0 0 0 1 0 1 0 0 1 1 1
OR		OR(x,y) = x + y	OR x y OR(x,y) 0 0 0 0 1 1 1 0 1 1 1 1
NOT		NOT(x) = x’	NOT x NOT(x) 0 1 1 0
BUFFER		BUFFER(x) = x	BUFFER x BUFFER(x) 0 0 1 1

NAND		NAND(x,y) = (x y)’	NAND x y NAND(x,y) 0 0 1 0 1 1 1 0 1 1 1 0
NOR		NOR(x,y) = (x + y)’	NOR x y NOR(x,y) 0 0 1 0 1 0 1 0 0 1 1 0
EXCLU-SIVE-OR (XOR)		XOR(x,y) = x’y + xy’ = x⊕y	XOR x y XOR(x,y) 0 0 0 0 1 1 1 0 1 1 1 0
EQUIVA-LENCE , EXCLU-SIVE OR (XNOR)		XNOR(x,y) = xy + x’y’ = (x⊕y)’	XNOR x y XNOR(x,y) 0 0 1 0 1 0 1 0 0 1 1 1

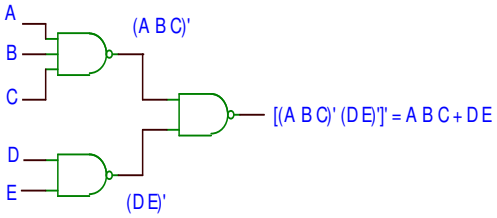
Παραδείγματα



Εφαρμογή στην τάξη: Προσομοίωση βασικών πυλών ψηφιακής λογικής στο TINA...

Οι πύλες μπορούν να συνδεθούν μεταξύ τους και να δώσουν πιο σύνθετες πύλες

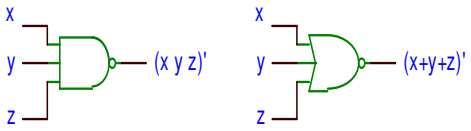
Οι βασικές πύλες μπορούν να συνδεθούν μεταξύ τους και να δώσουν πιο σύνθετες συναρτήσεις (βλέπε **Εικόνα 2**).



Εικόνα 2. Οι βασικές πύλες μπορούν να συνδεθούν μεταξύ τους και να δώσουν πιο σύνθετες συναρτήσεις.

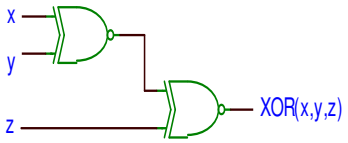
Παραδείγματα ψηφιακών πυλών με τρεις εισόδους

Εικόνα 3. Πύλες με 3 εισόδους.



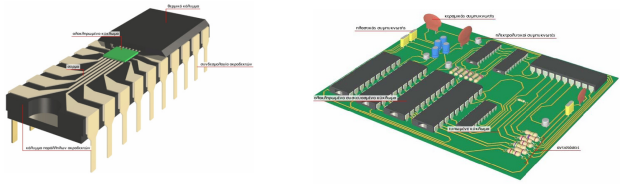
Εφαρμογή στην τάξη: Επαλήθευση στο TINA...

Εικόνα 4. Δημιουργία πύλης τριών εισόδων με πύλες δύο εισόδων.



Τι περιέχουν «μέσα τους» οι ψηφιακές πύλες;

1. Οι πύλες κατασκευάζονται με τεχνικές ολοκλήρωσης κυκλωμάτων σε ψηφίδες πυριτίου. Στην **Εικόνα 5a** φαίνεται η δομή ενός ολοκληρωμένου κυκλώματος στην τελική μορφή του.
2. Ένα τυπωμένο κύκλωμα μπορεί να περιέχει πολλά ηλεκτρονικά στοιχεία τόσο διακριτά (π.χ. αντιστάσεις, πυκνωτές) όσο και ολοκληρωμένα κυκλώματα. (**Εικόνα 5b**).
3. Τα ολοκληρωμένα κυκλώματα (ΟΚ) των βασικών πυλών χωρίζονται σε διάφορες κατηγορίες ή οικογένειες ανάλογα με τον τρόπο κατασκευής τους, τα χαρακτηριστικά τους και τις λειτουργίες που επιτελούν.



Εικόνα 5. a) Δομή ενός ολοκληρωμένου κυκλώματος στην τελική μορφή του. b) Το τυπωμένο κύκλωμα μπορεί να περιέχει πολλά ηλεκτρονικά στοιχεία τόσο διακριτά (π.χ. αντιστάσεις, πυκνωτές) όσο και ολοκληρωμένα κυκλώματα.

Βασικές οικογένειες ψηφιακής λογικής σε μορφή Ολοκληρωμένου Κυκλώματος (ΟΚ) – Βασικές ονομασίες

Πίνακας 1.Βασικές οικογένειες ψηφιακής λογικής.

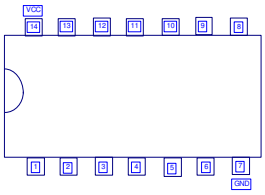
Αρχικά Οικογένειας	Εξήγηση Αρχικών
RTL	**Resistor – Transistor Logic** (λογική αντίστασης – τρανζίστορ)
DTL	**Diode – Transistor Logic** (λογική διόδου – τρανζίστορ)
TTL	**Transistor – Transistor Logic** (λογική τρανζίστορ – τρανζίστορ)
ECL	**Emitter – Coupled Logic** (λογική σύζευξης εκπομπού)
MOS	**Metal-Oxide-Semiconductor** (λογική μετάλλου – οδειδίου – ημιαγωγού)
CMOS	**Complementary Metal-Oxide-Semiconductor** (συμπληρωματικής λογικής τρανζίστορ μετάλλου – οξειδίου – ημιαγωγού)

Πίνακας 2. Παραδείγματα κωδικών ονομασιών βασικών ολοκληρωμένων κυκλωμάτων.

Ονομασία	Οικογένεια Λογικής
74LS00	Low-power Schottky TTL
74AL00	Advanced low-power Schottky TTL
74F00	Fast TTL
74HC00	High-Speed CMOS
74LVX00	Low – Voltage CMOS
74ABT00	Advanced BICMOS (TTL/CMOS hybrid)

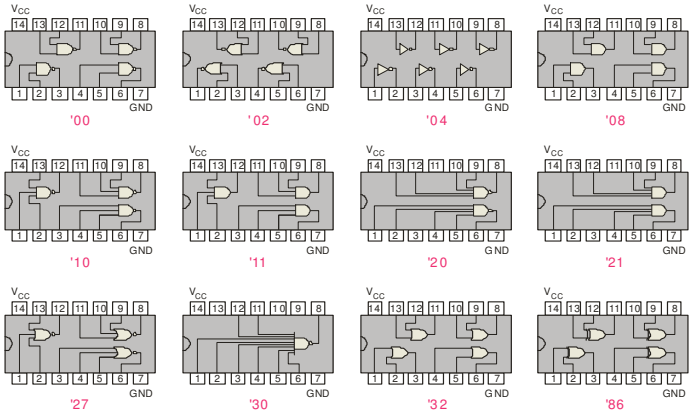
Ψηφιακές Πύλες - Τσίπς

1. Κατά την εκτέλεση των εργαστηριακών ασκήσεων είναι χρήσιμο να έχετε δίπλα σας τη δομή των πυλών όπως συνδέονται εντός του **ολοκληρωμένου κυκλώματος** (**ΟΚ**) για την ταυτότητα των ακροδεκτών.
2. Τα ΟΚ ή αλλιώς «τσίπ» (chip), που χρησιμοποιούμε στο εργαστήριο Ψηφιακών Ηλεκτρονικών του Τμήματος Ηλεκτρονικών Μηχανικών του ΤΕΙ Αθήνας, είναι της σειράς **TTL** (**Transistor Transfer Logic**) και έχουν τη γενική τοπολογία που φαίνεται στην **Εικόνα 6**. Οι αριθμοί αντιστοιχούν στους ακροδέκτες (ποδαράκια) του τσίπ. Για να καταλάβουμε ποιος ακροδέκτης είναι ο [1], πρέπει να έχουμε την «εγκοπή» (το ημικύκλιο στην **Εικόνα 6**) στα αριστερά μας, όπως το κοιτάμε από πάνω. Ο ακροδέκτης [1], είναι τότε ο πρώτος κάτω αριστερά. Οι υπόλοιποι ακροδέκτες αριθμούνται στη σειρά μέχρι τον [7] στην κάτω σειρά και συνεχίζουν στην πάνω σειρά από τα δεξιά προς τα αριστερά, από τον [8] μέχρι τον [14]. Τα περισσότερα ΟΚ που θα χρησιμοποιήσουμε στην αρχή στο εργαστήριο θα έχουν 14 ακροδέκτες και πάντα ο [7] θα είναι η γείωση και ο [14] η τροφοδοσία. Στην **Εικόνα 6** έχουν ήδη σημειώθεί με GND και VCC αντίστοιχα. Είναι σημαντικό να έχουμε συνδέσει σωστά τη γείωση και την τροφοδοσία για την ορθή λειτουργία και την αποφυγή καταστροφής («κάψιμο») του ΟΚ.



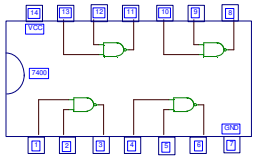
Εικόνα 6. Η γενική τοπολογία των ΟΚ της σειράς TTL που θα χρησιμοποιήσουμε στο εργαστήριο.

Γενικά, υπάρχουν ΟΚ με περισσότερους ακροδέκτες και διαφορετική τοπολογία, οπότε πρέπει πάντα να έχουμε κατά νου τη σωστή αρίθμηση και την κάτοψη του ΟΚ που δίνει ο κατασκευαστής, και ιδιαίτερα τους ακροδέκτες που αντιστοιχούν στη γείωση και στην τροφοδοσία του ΟΚ. Στην **Εικόνα 7** φαίνονται αναλυτικά ,παραδείγματα τοπολογίας ΟΚ με 14 ακροδέκτες, της σειράς TTL.

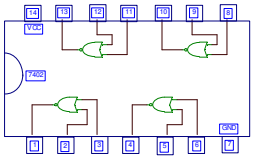


Εικόνα 7. Μερικά βασικά ΟΚ της σειράς TTL που θα χρησιμοποιήσουμε στο εργαστήριο.

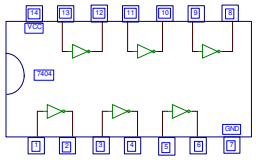
1. Στην **Εικόνα 8** φαίνεται η τοπολογία των ακροδεκτών μερικών από τα βασικά ολοκληρωμένα λογικών πυλών της σειράς 7400, μαζί με τη λογική συνάρτηση που υλοποιούν.
2. Κάθε ολοκληρωμένο κύκλωμα TTL, για να λειτουργεί χρειάζεται τη σωστή τάση (συνήθως σύνδεση του ακροδέκτη 14 με το λογικό 1 ή τα 5V) και τη γείωση (συνήθως σύνδεση του ακροδέκτη 7 με το λογικό 0).



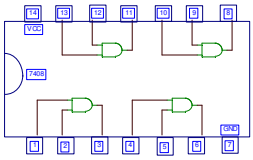
NAND(A,B) = (A*B)' = A' + B'



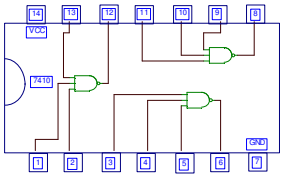
NOR(A,B) = (A+B)' = A' * B'



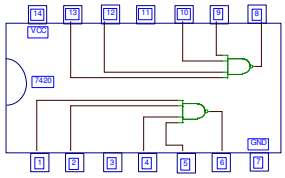
NOT(A) = A'



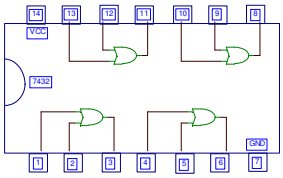
AND(A,B) = A*B



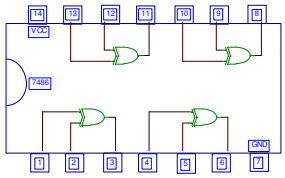
NAND(A,B,C) = (A*B*C)' = A'+B'+C'



NAND(A,B,C,D) = (A*B*C*D)' = A'+B'+C'+D'



OR(A,B) = A + B



XOR(A,B) = A'B + AB'

Εικόνα 8. Τοπολογία των ακροδεκτών μερικών από τα βασικά ολοκληρωμένα λογικών πυλών της σειράς 7400 μαζί με τη λογική συνάρτηση που υλοποιούν.

Ασκήσεις