

6ο ΕΡΓΑΣΤΗΡΙΟ

Εργασία 1 - Αντιστροφέας CMOS

Ο CMOS αντιστροφέας (inverter) είναι το σημαντικότερο δομικό στοιχείο στα ψηφιακά κυκλώματα.

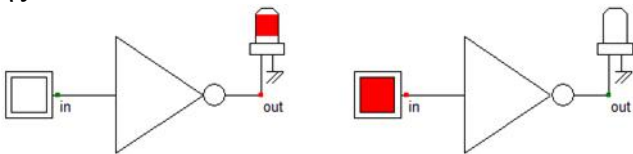
Σε αυτό το εργαστήριο θα ασχοληθούμε με τα εξής:

- Η «λογική» αντιστροφή.
- Υλοποίηση με το χέρι (manual) και αυτοματοποιημένα του αντιστροφέα σε επίπεδο χωροθέτησης (layout).
- Σχέσεις μεταξύ μεγέθους τρανζίστορς του αντιστροφέα και στατικά και αναλογικά χαρακτηριστικά του.
- Μέτρηση απόδοσης αντιστροφέα συναρτήσει συνάρτησης μεταφοράς, ταχύτητα εναλλαγής, ιδιοτήτων MOS και κατανάλωσης ισχύος.

Η θεωρία βασίζεται στο κεφάλαιο 4 της αναφοράς: [1]. **Basics of CMOS cell design**, E. Sicard, S. Delmas-Bendhia, McGraw Hill (2007).

Σύμβολο , πίνακας αληθείας

Ο αντιστροφέας εκτελεί τη λογική πράξη $out = \text{in}'$, δηλαδή η έξοδος είναι το συμπλήρωμα της εισόδου.



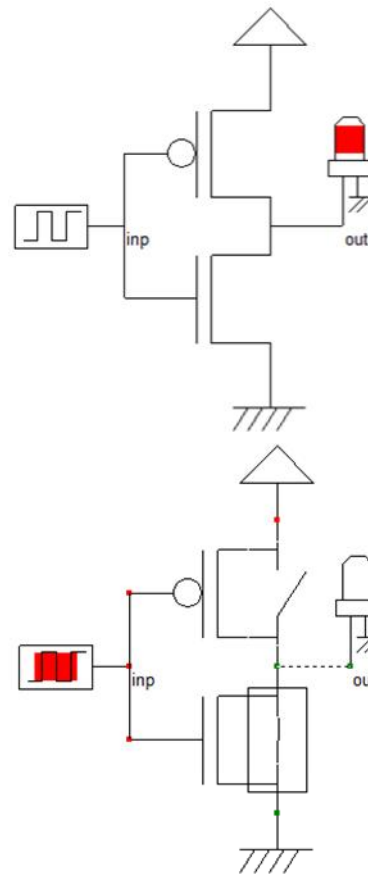
Εικόνα. Σύμβολο και συμπεριφορά αντιστροφέα.

Ο πίνακας αληθείας του αντιστροφέα είναι ο εξής:

in	out
0	1
1	0
X	X

Ο CMOS αντιστροφέας

Ο CMOS αντιστροφέας υλοποιείται με ένα nMOS και ένα pMOS συνδεδεμένα σε σειρά. Όταν το σήμα εισόδου είναι το λογικό '0' το nMOS τρανζίστορ βρίσκεται στην αποκοπή, ενώ το pMOS τρανζίστορ περνάει την VDD στην έξοδο του αντιστροφέα. Όταν αντίθετα το σήμα εισόδου είναι το λογικό '1' το pMOS τρανζίστορ βρίσκεται στην αποκοπή ενώ το nMOS τρανζίστορ περνάει την VSS τάση στην έξοδο.



Εικόνα. Συμπεριφορά CMOS αντιστροφέα.

Σχεδίαση χωροθέσιας CMOS αντιστροφέα με το χέρι

1. Σχεδιασμός της περιοχής πολυκρυσταλλικού πυριτίου (polysilicon)

Σχεδιάστε μία λωρίδα πολυκρυσταλλικού πυριτίου. Το εύρος της λωρίδας αυτής πρέπει να είναι 2λ, που είναι το ελάχιστο επιτρεπτό εύρος του πολυκρυσταλλικού πυριτίου και το μήκος της 40λ.

Για να βεβαιωθείτε ότι δεν παραβιάζετε τους κανόνες σχεδιασμού μπορείτε σε όποια φάση της σχεδίασης θέλετε να τρέξετε τον ελεγκτή των κανόνων σχεδιασμού (design rule checker) του εργαλείου.

2. Σχεδιασμόςτων λωρίδων διάχυσης (diffusion)

Το επόμενο βήμα είναι η τοποθέτηση της διάχυσης. Αλλάξτε το επίπεδο σχεδιασμού σε διάχυση τύπου n (N+ diffusion, για την παλέτα του Microwind) και σχεδιάστε μία ορθογώνια περιοχή στο κάτω μέρος του σχεδίου. Η τομή μεταξύ αυτής της περιοχής και της λωρίδας πολυκρυσταλλικού πυριτίου δημιουργεί το κανάλι ενός NMOS

στοιχείου. Το πλάτος της λωρίδας πρέπει να είναι το ελάχιστο επιτρεπτό. Η επέκταση του πολυκρυσταλλικού πυριτίου να είναι τουλάχιστον 3λ. Στη συνέχεια αλλάζετε το επίπεδο του σχεδιασμού σε διάχυση τύπου p (P+ diffusion, για την παλέτα του Microwind) και σχεδιάστε μια ορθογώνια περιοχή η οποία τέμνει τη λωρίδα του πολυκρυσταλλικού πυριτίου στο πάνω μέρος της. Αυτό έχει ως αποτέλεσμα τη δημιουργία του καναλιού του PMOS στοιχείου, όπως φαίνεται στο παρακάτω σχήμα. Το πλάτος του PMOS τρανζίστορ να είναι τριπλάσιο από αυτό του NMOS.

3. Σχεδιασμός του “πηγαδιού” τύπου-n (n-well)

Για να ολοκληρωθεί ο σχεδιασμός του PMOS στοιχείου, αλλάζετε το επίπεδο σχεδιασμού σε n-well (N well κουμπί πάνω στην παλέτα του Microwind) και σχεδιάστε μια ορθογώνια περιοχή γύρω από τη λωρίδα διάχυσης p-τύπου, που αποτελεί το “πηγάδι” μέσα στο οποίο κατασκευάζεται το PMOS στοιχείο.

4. Σχεδιασμός λωρίδων τροφοδοσίας και γείωσης

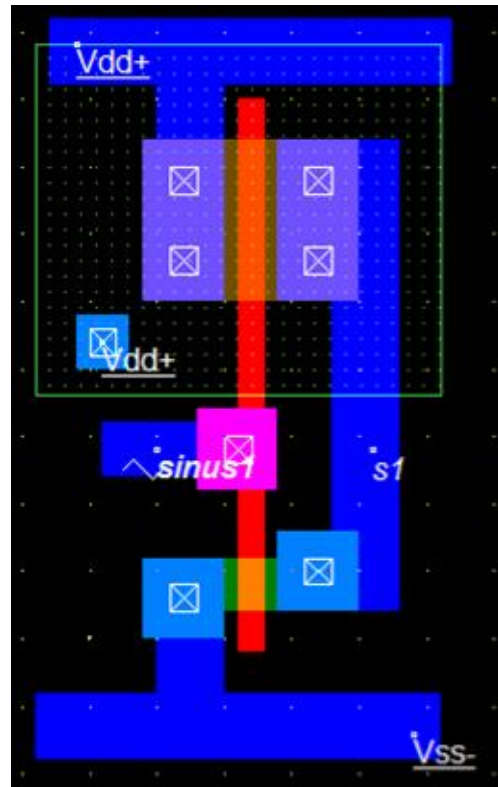
Επιλέξτε ως επίπεδο σχεδιασμού το μέταλλο 1 και σχεδιάστε δύο λωρίδες από τις οποίες η μία αντιστοιχεί στην τροφοδοσία και η άλλη στη γείωση του αντιστροφέα.

5. Τοποθέτηση επαφών και διασυνδέσεις

Επιλέξτε τις κατάλληλες επαφές (diffn/metal και diffp/metal) για να δημιουργήσετε τη σύνδεση του κόμβου εξόδου, καθώς και τις συνδέσεις τροφοδοσίας και γείωσης, όπως φαίνεται στο επόμενο σχήμα. Μπορείτε να επιλέξετε το είδος της επαφής που θέλετε από την παλέτα. Επίσης, αν χρησιμοποιήσετε το κουμπί (library) μπορείτε να βρείτε μακρο-εντολές δημιουργίας και άλλων ειδών επαφών εκτός από αυτές που βρίσκονται στην μπάρα των εργαλείων.

6. Επαφές πόλωσης πηγαδιού και υποστρώματος

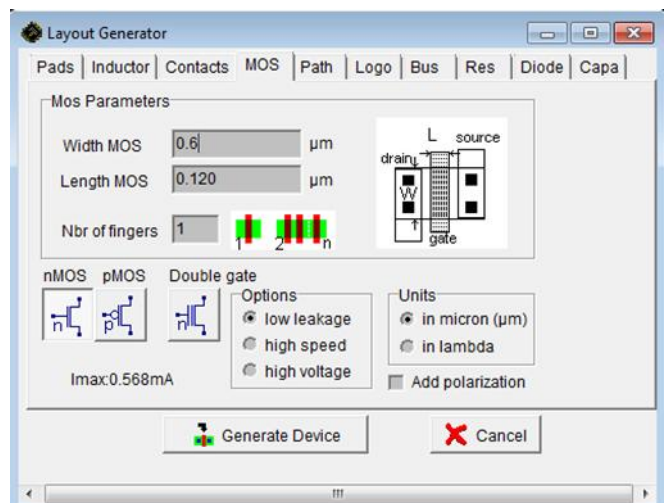
Στα CMOS κυκλώματα το πηγάδι τύπου n πρέπει να πολωθεί στην τάση τροφοδοσίας και το υπόστρωμα πρέπει να γειωθεί. Συνδέστε το πηγάδι τύπου n στην τροφοδοσία χρησιμοποιώντας την επαφή **diffn/metal** από τις επαφές που βρίσκονται πάνω στην παλέτα, και το υπόστρωμα στην γείωση χρησιμοποιώντας μια επαφή **diffp/metal**.



Εικόνα. Χωροθεσία (layout) CMOS αντιστροφέα στο Microwind.

Σχεδίαση του CMOS αντιστροφέα αυτόματα

Ένας τρόπος να σχεδιάσουμε τη χωροθεσία του CMOS αντιστροφέα γρήγορα και χωρίς να παραβούμε κανόνες σχεδίασης είναι να χρησιμοποιήσουμε την αυτόματη παραγωγή nMOS και pMOS του Microwind. Εξορισμού το προτεινόμενο μήκος σε κάθε τεχνολογία είναι 2λ και το προτεινόμενο εύρος είναι 10λ. Έτσι για τεχνολογία 0.12μm, το λ=0.06 οπότε το προτεινόμενο L=0.12μm και W=0.6μm.



Εικόνα. Ο Layout Generator του Microwind.

Συνεπώς μπορούμε να τοποθετήσουμε ένα nMOS και ένα pMOS με αυτόν τον τρόπο και στη συνέχεια να τα συνδέσουμε μεταξύ τους. Ωστόσο, πρέπει να λάβουμε υπόψη μας ότι το ρεύμα του παρέχει ένα nMOS και ένα pMOS περιγράφονται αντίστοιχα από τις εξισώσεις:

$$I_{ds,nmos} = \epsilon_0 \epsilon_r \frac{\mu_n W_{nmos}}{t_{ox} L_{nmos}} f(V_d, V_g, V_s, V_b)$$

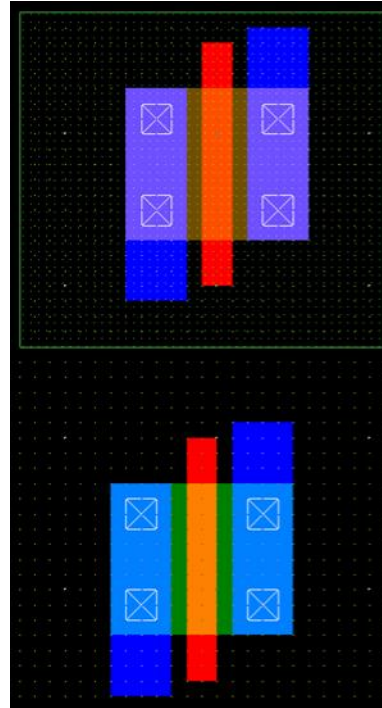
$$I_{ds,pmos} = \epsilon_0 \epsilon_r \frac{\mu_p W_{pmos}}{t_{ox} L_{pmos}} f(V_d, V_g, V_s, V_b)$$

Οπότε αν το εύρος καθενός είναι το ίδιο, τότε το ρεύμα καθενός θα είναι ανάλογο μόνο των ειδικών αγωγιμοτήτων ηλεκτρονίων και οπών αντίστοιχα. Όμως:

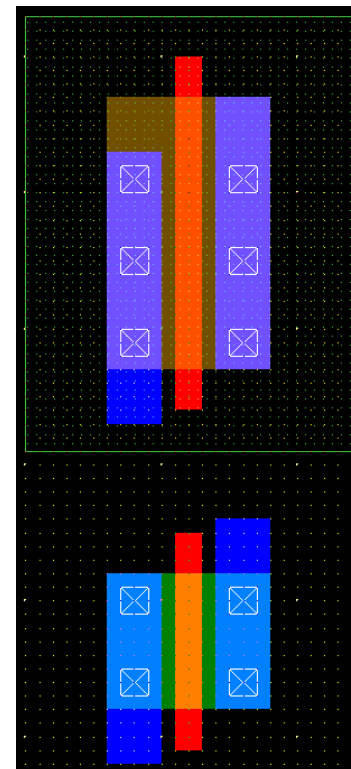
$$\mu_n = 0.068 \frac{m^2}{Vs}$$

$$\mu_p = 0.025 \frac{m^2}{Vs}$$

Δηλαδή, το ρεύμα του nMOS θα είναι πάντα από διπλάσιο από το ρεύμα του pMOS. Οπότε ο αντιστροφέας συνήθως σχεδιάζεται έτσι ώστε τα ρεύματα από κάθε διάταξη να είναι εξισορροπημένα, δηλαδή η μετάβαση από το 0 στο 1 να είναι περίπου χρονικά ίδια με τη μετάβαση από το 1 στο 0. Οπότε η καλύτερη τεχνική είναι να διπλασιάσουμε το εύρος του pMOS για να έχουμε μια καλή εξισορρόπηση. Συνεπώς, η διάταξη θα είναι αυτή που φαίνεται στην εικόνα.



Εικόνα. Ευθυγράμμιση pmos και nmos.

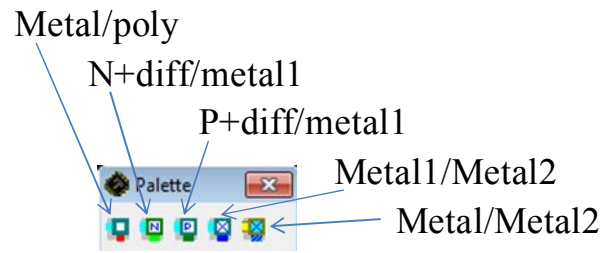


Εικόνα. Το pmos είναι διπλάσιου πλάτους.

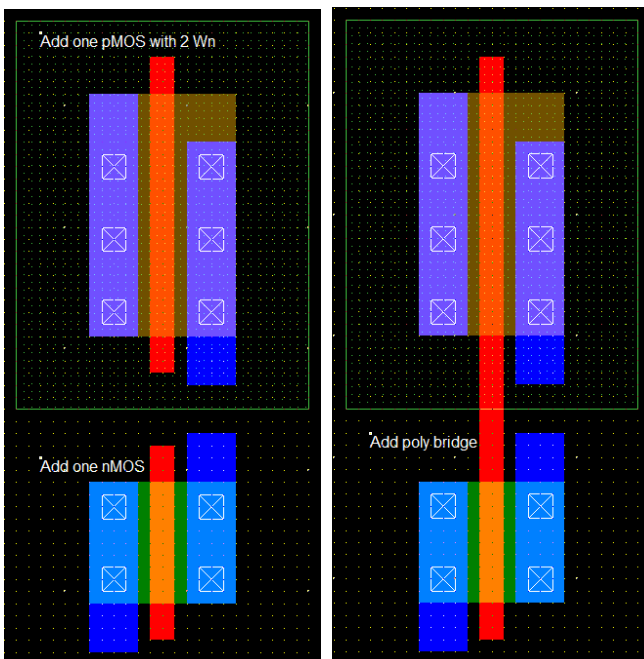
Συνδέσεις ανάμεσα στις διατάξεις.

Εντός της CMOS κυψελίδας, λωρίδες μέταλλου και polysilicon μπορούν να χρησιμοποιηθούν για τη δημιουργία διασυνδέσεων ώστε να μεταφέρεται το σήμα. Το μέταλλο είναι πολύ καλύτερος αγωγός από το polysilicon. Συνεπώς, το polysilicon χρησιμοποιείται το πολύ, μόνο για τη διασύνδεση μεταξύ πυλών διατάξεων (π.χ. με polysilicon γίνεται η γέφυρα μεταξύ της πύλης του nmos και του pmos). Το polysilicon σπανίως χρησιμοποιείται για την κατασκευή μεγάλων μήκους γραμμών διασύνδεσης, εκτός και αν για αυτή τη γραμμή θέλουμε μεγάλη αντίσταση. Συμπερασματικά, το polysilicon χρησιμοποιείται για τον έλεγχο των πυλών των διατάξεων καθώς και για τη διασύνδεση μεταξύ πυλών.

επαφή ("contact"). Στο Microwind υπάρχει ειδική μακροεντολή στην παλέτα εργαλείων για τη δημιουργία επαφής μεταξύ μετάλλου/polysilicon.



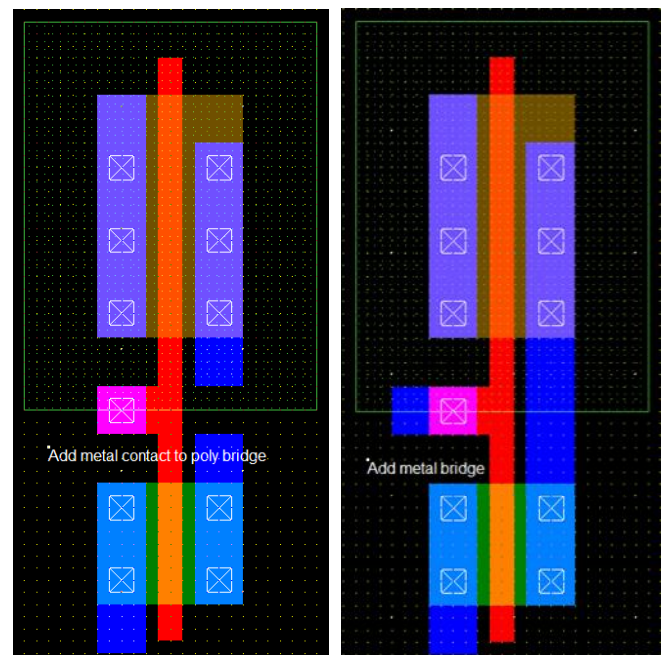
Εικόνα. Τα εργαλεία επαφών στην παλέτα.



Εικόνα. Κοινή πύλη για nmos και pmos.

Σύνδεση μετάλλου με polysilicon.

Εφόσον το μέταλλο είναι καλύτερος αγωγός από το polysilicon, το προτιμάμε για τη δημιουργία της σύνδεσης εισόδου, καθώς και για τη της εξόδου και των παροχών ισχύος. Το μέταλλο διαχωρίζεται από το polysilicon μέσω ενός στρώματος SiO₂ το οποίο είναι μονωτικό. Άρα αν σχεδιάσουμε ένα επίπεδο μετάλλου πάνω από ένα επίπεδο polysilicon δεν υπάρχει κίνδυνος ηλεκτρικής επαφής. Αν αντίθετα θέλουμε να γίνει ηλεκτρική επαφή, θα πρέπει να δημιουργήσουμε μια φυσική επαφή μεταξύ των δύο επιπέδων υλικού μέσω του στρώματος SiO₂. Το επίπεδο αυτό ονομάζεται

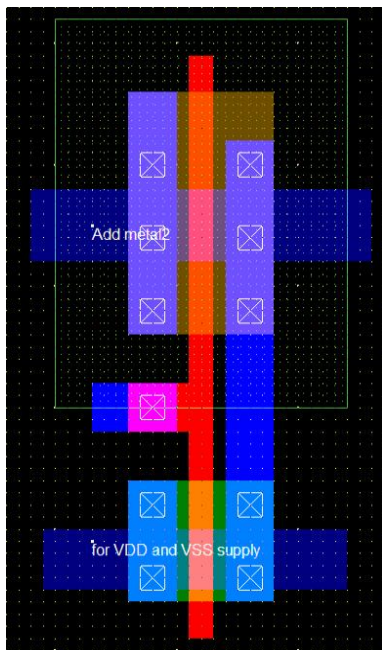


Εικόνα. Προσθήκη επαφής και μετάλλου στην πύλη.

Συνδέσεις παροχής ισχύος.

Το επόμενο βήμα είναι η προσθήκη των συνδέσεων παροχής τάσης. Δηλαδή η θετική παροχή V_{DD} και η παροχή γείωσης V_{SS}. Στο παράδειγμά μας με τον CMOS αντιστροφέα, χρησιμοποιούμε το Metal-2 στρώμα για τη δημιουργία αυτών των παροχών. Οι λωρίδες σχεδιάστηκαν οριζόντια πάνω από το pMOS και πάνω από το nMOS αντίστοιχα. Παρατηρούμε (λίγο δύσκολα βέβαια λόγω της πιο σκούρας χρωματικής απόχρωσης του μετάλλου 2) ότι η λωρίδες των παροχών έχουν μεγάλο εύρος. Αυτό γιατί μέσω αυτών αναμένεται να περάσει σημαντική ροή ρεύματος, οπότε η αύξηση του εύρους ελαττώνει

την αντίσταση και τις μηχανικές τάσεις λόγω ηλεκτρομεταμόρφωσης. Μεταξύ του μετάλλου-1 και μετάλλου-2 υπάρχει και πάλι στρώμα μονωτικού SiO₂. Άρα το μέταλλο-2 υπερύπταται του αντιστροφέα χωρίς ύπαρξη φυσικής ηλεκτρικής επαφής. Συνεπώς πρέπει να δημιουργήσουμε εμείς την ηλεκτρική σύνδεση. Αυτό μπορεί εύκολα να γίνει και πάλι από την παλέτα εργαλείων με τη χρήση της μακροεντολής δημιουργίας επαφής μεταξύ metal-1/metal-2. Η σύνδεση αυτή ονομάζεται “νία” μεταξύ των στρωμάτων metal-2 και metal-1. Αυτές οι επαφές μεταφέρουν τις V_{SS} και V_{DD} κοντά στο κύριο σώμα των διατάξεων.

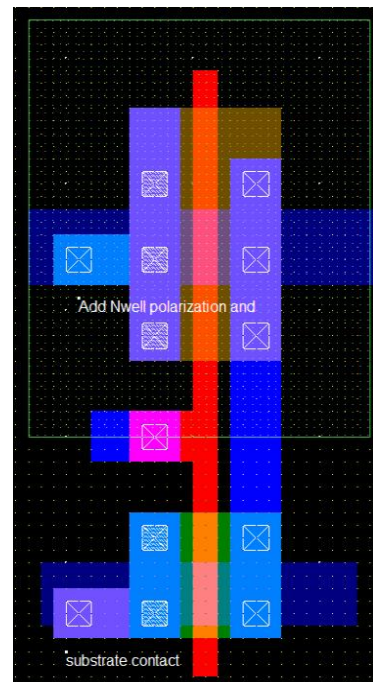


Εικόνα. Γραμμές μετάλλου για την παροχή και τη γείωση.

Πόλωση σώματος (Bulk Polarization).

Για να αποφύγουμε φαινόμενα επίδρασης της πόλωσης-σώματος δηλαδή της επίδρασης στο ρεύμα μέσα από την πύλη εξαιτίας της τάσης μεταξύ της επαφής-υποστρώματος και κυρίως σώματος της διάταξης, χρειάζεται να πολώσουμε το nMOS στην V_{SS} και το pMOS στην V_{DD} ώστε να διασφαλίσουμε ότι οι εικονικές-δίοδοι που δημιουργούνται εγκάρσια στο στρώμα της διάταξής μας, δεν πρόκειται ποτέ να εμφανίσουν ορθή πόλωση. Υπενθυμίζουμε ότι η περιοχή n-Well πρέπει πάντα να πολώνεται σε υψηλή τάση για να αποφύγουμε βραχυκύκλωμα μεταξύ V_{DD} και V_{SS}. Η επαφή metal/P+diff δημιουργεί σύνδεση της V_{SS} με το υπόστρωμα P. Συνεπώς το περιβάλλον του

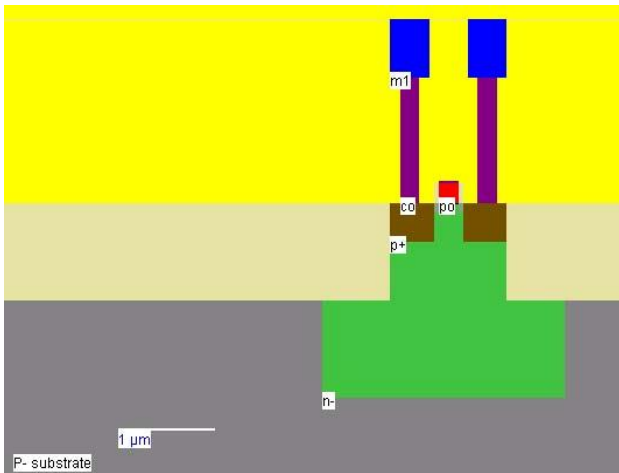
nMOS «δένεται» με την παροχή V_{SS}. Η επαφή metal/N+diffusion στην περιοχή του pMOS γίνεται μέσα στο n-Well. Το «δέσιμο» του περιβάλλοντος του pMOS με τη V_{DD} είναι σημαντική προϋπόθεση ώστε να αποφύγουμε η περιοχή n-Well να είναι επιπλέουσα (floating) γεγονός που μπορεί να οδηγήσει σε παρασιτικό ρεύμα από την πηγή pMOS προς τα κάτω στο υπόστρωμα P, που συνήθως είναι δεμένο στη V_{SS}. Αυτή η ροή ρεύματος μπορεί να είναι αρκετά σημαντική ώστε να οδηγήσει σε καταστροφή του τσιπ. Αυτό το φαινόμενο είναι γνωστό ως latchup.



Εικόνα. Προσθήκη επαφής με τροφοδοσία και γείωση.

7. Παρατήρηση της εγκάρσιας τομής του κυκλώματος

Επιλέγοντας το κατάλληλο εικονίδιο μπορείτε να δείτε εγκάρσια τομή ή 3-D απεικόνιση του αντιστροφέα που έχετε σχεδιάσει.



Εικόνα. Η τομή του PMOS στοιχείου.

8. Προετοιμασία για εξομίωση του CMOS Αντιστροφέα

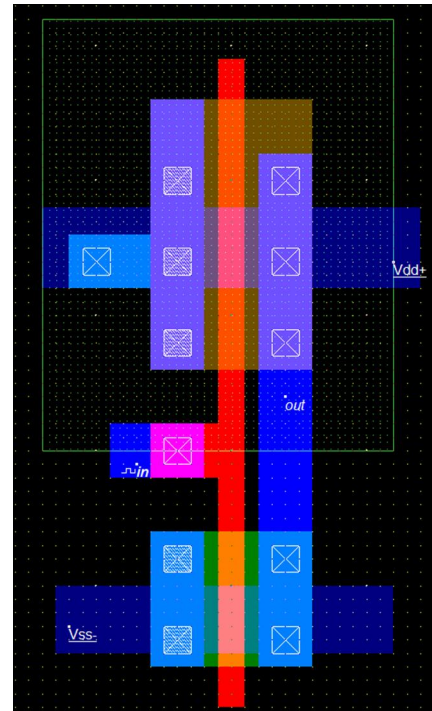
Επιλέγουμε το αρχείο τεχνολογίας 0.12μm.

Καθορισμός εισόδου και εξόδου και τροφοδοσίας του αντιστροφέα

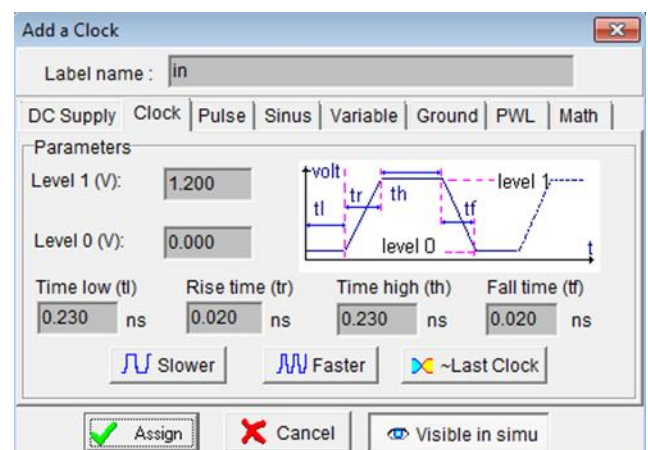
Δώστε στον κόμβο εισόδου του αντιστροφέα το όνομα “in” και στην έξοδο το όνομα “out” και κάντε τα σήματα ορατά στην εξομίωση.

Καθορισμός της διέγερσης του κυκλώματος

Εφαρμόσετε συνεχόμενους παλμούς στην είσοδο του αντιστροφέα χρησιμοποιώντας το αντίστοιχο εικονίδιο (clock pulse) που βρίσκεται πάνω στην παλέτα. Στο παράθυρο που σας παρέχετε μπορείτε να επιλέξετε εύκολα τους χρόνους ανόδου και καθόδου και το εύρος των παλμών.



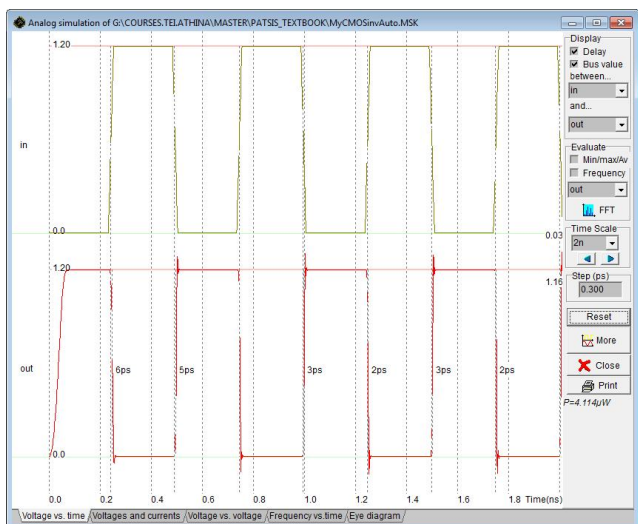
Εικόνα. Ονομασίες σε γείωση και τροφοδοσία.



Εικόνα. Παλέτα ονοματοδοσίας επαφών.

9. Εκτέλεση της εξομίωσης

Επιλέξτε το μοντέλο **BSIM4** για τα τρανζίστορ και εκτελέστε την εξομίωση του layout του αντιστροφέα. Τότε εμφανίζονται στην οθόνη τα χρονικά διαγράμματα. Αν έχουμε τσεκάρει στο Delay, μπορούμε να δούμε τις καθυστερήσεις ανόδου και καθόδου στο σήμα εξόδου.

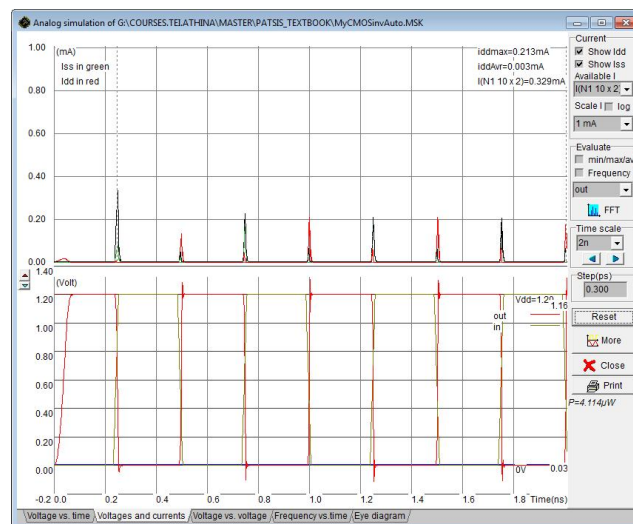


Εικόνα. Αποτελέσματα προσομοίωσης.

10. Μέτρηση των ρευμάτων που διαρρέουν τον αντιστροφέα.

Επιλέξτε στη συνέχεια την κάρτα “**Voltages and Currents**” στο παράθυρο της εξομοίωσης, για να παρατηρήσετε τα ρεύματα που διαρρέουν το κύκλωμα, ταυτόχρονα με τις τάσεις. **Παρατηρείστε ότι μεγάλη ροή ρεύματος υπάρχει μόνο στην περίπτωση μετάβασης της εξόδου.**

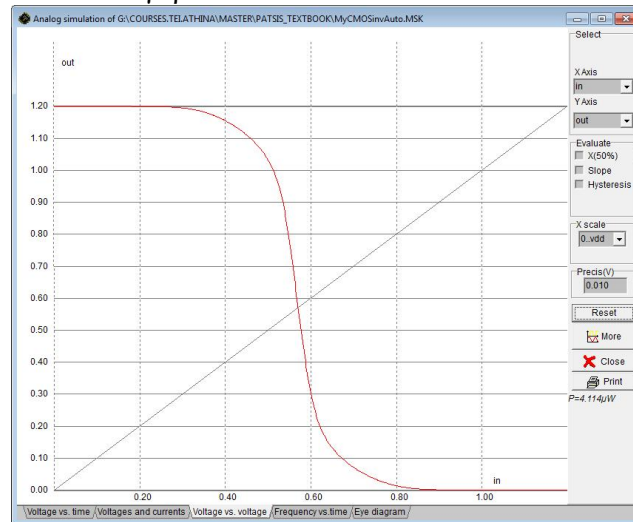
Ο αντιστροφέας καταναλώνει ενέργεια όταν μεταπίπτει από $0 \rightarrow 1$ ή από $1 \rightarrow 0$. Η αιτία αυτής της κατανάλωσης είναι διτή. Πρώτον, έχουμε μια κατανάλωση ισχύος λόγω βραχυκυκλώματος από τη στιγμιαία ταυτόχρονη ύπαρξη τόσο του pMOS όσο και του nMOS σε ενεργό λειτουργία, γεγονός που οδηγεί σε βραχυκύκλωμα από τη V_{DD} στη V_{SS} . Δεύτερον, έχουμε διαδικασία φόρτισης / εκφόρτισης της χωρητικότητας της εξόδου. Με μικρό φορτίο εξόδου, κυρίαρχη είναι η απώλεια λόγω βραχυκύκλωσης V_{DD} με V_{SS} . Όταν δεν έχουμε εναλλαγές στην έξοδο, το ρεύμα είναι σχεδόν μηδέν.



Εικόνα. Καταναλώσεις ρεύματος.

11. Παραγωγή της χαρακτηριστικής μεταφοράς

Επιλέξτε την κάρτα “**Voltage vs. Voltage**”, στο παράθυρο της εξομοίωσης, για να παρατηρήσετε τη χαρακτηριστική μεταφοράς του αντιστροφέα. Το σημείο υπολογισμού του αντιστροφέα είναι αυτό όπου $V_{in} = V_{out}$. Στην παρακάτω χαρακτηριστική μεταφοράς το σημείο αυτό είναι γύρω στα 0.58 Volts.

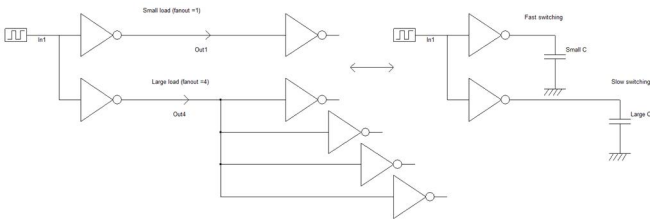


Εικόνα. Συνάρτηση μεταφοράς αντιστροφέα.

Εργασία 2 – Παραμετρική εξομοίωση αντιστροφέα CMOS με φορτίο

Όταν στην έξοδο του αντιστροφέα είναι συνδεδεμένες άλλες πύλες, τότε **αυξάνει η χωρητικότητα εξόδου**.

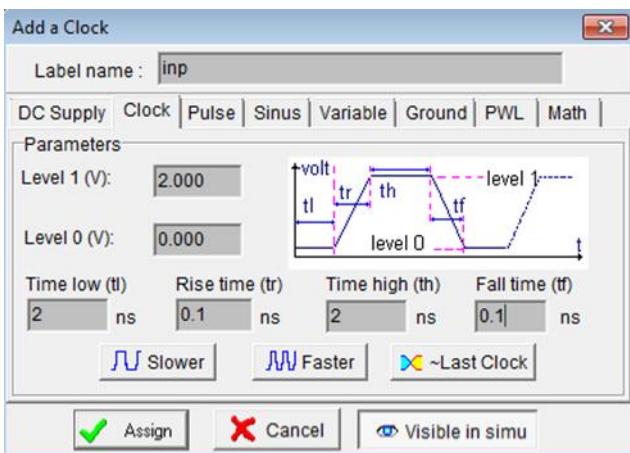
Με τον όρο **fanout** περιγράφουμε το πλήθος των πυλών που συνδέονται στην έξοδο. Μεγάλο fanout σημαίνει σύνδεση στην έξοδο πολλών πυλών και άρα μεγάλο φορτίο χωρητικότητας εξόδου.



Εικόνα. Παραδείγματα πυλών διαφόρων fanout.

1. Εξομοίωση CMOS αντιστροφέα με φορτίο

A. Εξομοιώστε τον αντιστροφέα της προηγούμενης άσκησης με φορτίο 0.2 pF για σήμα εισόδου με $t_{low} = t_{high} = 2\text{nsec}$ και $t_r = t_f = 0.1\text{nsec}$. Χρησιμοποιήστε το μοντέλο **BSIM4**.



B. Τροποποιήστε το φυσικό σχεδιασμό (layout) ώστε να παρουσιάζει καθυστέρηση ανόδου και καθόδου (100 ± 1) psec .

Γ. Προσδιορίστε κατ' εκτίμηση το χρόνο ανόδου και καθόδου (10%-90%) του αντιστροφέα (πρέπει να αλλάξετε το χρονικό παράθυρο της εξομοίωσης).

Δ. Προσδιορίστε το μέγιστο ρεύμα βραχυκυκλώματος (short-circuit current) στις παρυφές ανόδου και καθόδου.

Ε. Μελετήστε τη μεταβολή των παραπάνω παραμέτρων (καθυστέρηση, χρόνος ανόδου, χρόνος καθόδου και μέγιστο ρεύμα βραχυκυκλώματος) ως

συνάρτηση του χρόνου ανόδου και καθόδου της εισόδου.

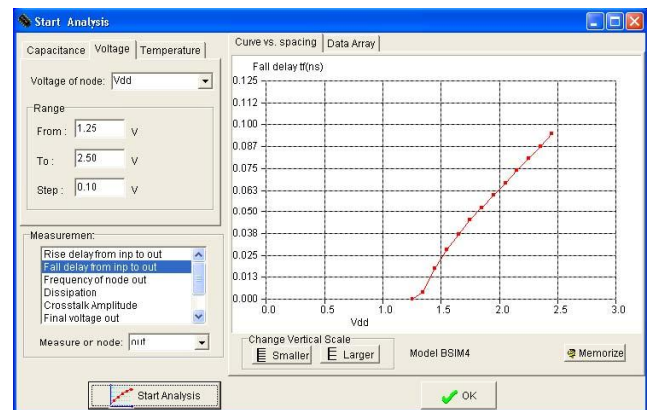
Φτιάξτε πίνακα με τις αντίστοιχες τιμές για χρόνο ανόδου-καθόδου στην είσοδο 0.05nsec, 0.1nsec, 0.3nsec, 0.8nsec.

Z. Εκτελέστε τα παραπάνω βήματα Γ-Ε για φορτίο εξόδου 0.5 pF.

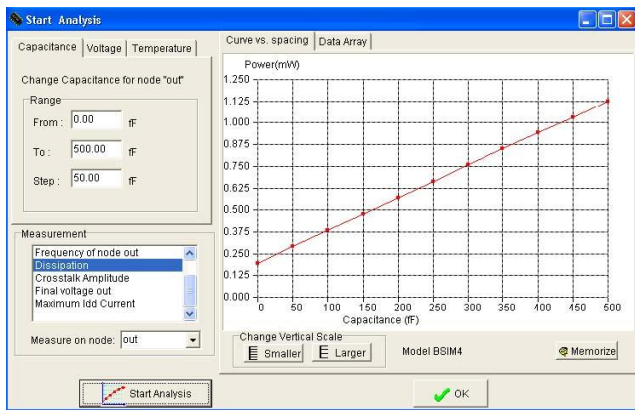
Η. Συγκρίνετε το χρόνο ανόδου και καθόδου, την καθυστέρηση και το ρεύμα βραχυκυκλώματος στις δύο περιπτώσεις.

2. Παραμετρική Ανάλυση του αντιστροφέα

Πριν εκτελέσετε την εντολή της παραμετρικής ανάλυσης του κυκλώματος, θα πρέπει πρώτα να έχετε τρέξει μία εξομοίωση του κυκλώματος. Εν συνεχεία επιλέξτε την εντολή **Parametric Analysis** από το μενού **Analysis** και πατήστε με το ποντίκι τον κόμβο της εξόδου του αντιστροφέα. Θα εμφανιστεί το παρακάτω παράθυρο.



Μπορείτε να επιλέξετε από το **Measurement** το μέγεθος για το οποίο θα γίνει η παραμετρική ανάλυση ως προς μία από τις τρεις παραμέτρους: **χωρητικότητα εξόδου, τάση τροφοδοσίας και θερμοκρασία**. Το εύρος μεταβολής των παραμέτρων καθορίζεται από την αντίστοιχη φόρμα **range**. Τέλος πατώντας το κουμπί **Start Analysis** ξεκινά μία επαναληπτική διαδικασία, η οποία πραγματοποιεί εξομοιώσεις και εμφανίζει σε διπλανό παράθυρο τα αποτελέσματα. Προσοχή στη ρύθμιση των παραμέτρων του ρολογιού γιατί η απόκριση του κυκλώματος μπορεί να είναι πολύ αργή για κάποιες ακραίες τιμές της παραμέτρου ως προς την οποία γίνεται η ανάλυση, π.χ. μεγάλη χωρητικότητα εξόδου, και να παίρνετε λάθος αποτελέσματα.



Στο παραπάνω διάγραμμα φαίνεται η κατανάλωση ισχύος του αντιστροφέα για χωρητικότητα εξόδου 0 έως 500 fF.

A. Κάντε παραμετρική ανάλυση της καθυστέρησης ανόδου και καθόδου του αντιστροφέα για χωρητικότητα εξόδου 0 έως 1pF με βήμα 50 fF. Συγκρίνετε τα αποτελέσματα με αυτά από το πρώτο μέρος της άσκησης. Είναι αποδεκτό το ρολόι που ορίσατε στο πρώτο βήμα του πρώτου μέρους;

B. Κάντε παραμετρική ανάλυση της κατανάλωσης ισχύος ως προς την τάση τροφοδοσίας από 1V έως 3.3V.

Γ. Κάντε παραμετρική ανάλυση του μέγιστου ρεύματος τροφοδοσίας ως προς τη θερμοκρασία για εύρος -30 έως 120 βαθμούς Κελσίου.

ΕΡΓΑΣΙΑ ΓΙΑ ΤΟ ΣΠΙΤΙ (Ασκήσεις 3-4)

A. Σχεδιάστε και εξομοιώστε τη βέλτιστη ως προς την καθυστέρηση αλυσίδα τριών αντιστροφέων με φορτίο εξόδου 5pF, ξεκινώντας με μοναδιαίο αντιστροφέα (ελάχιστο επιτρεπτό NMOS τρανζίστορ και PMOS τέτοιο ώστε να παρουσιάζει την ίδια καθυστέρηση ανόδου και καθόδου με φορτίο εξόδου ίσο με το φορτίο εισόδου). Τυπώστε όλες τις ενδιάμεσες κυματομορφές και τις αντίστοιχες καθυστερήσεις.

B. Υπολογίστε θεωρητικά πόσα στάδια έχει η βέλτιστη αλυσίδα για την οδήγηση του φορτίου αυτού. Ποια είναι η σχέση της καθυστέρησης της βέλτιστης αλυσίδας με αυτήν που σχεδιάσατε στο πρώτο βήμα;