

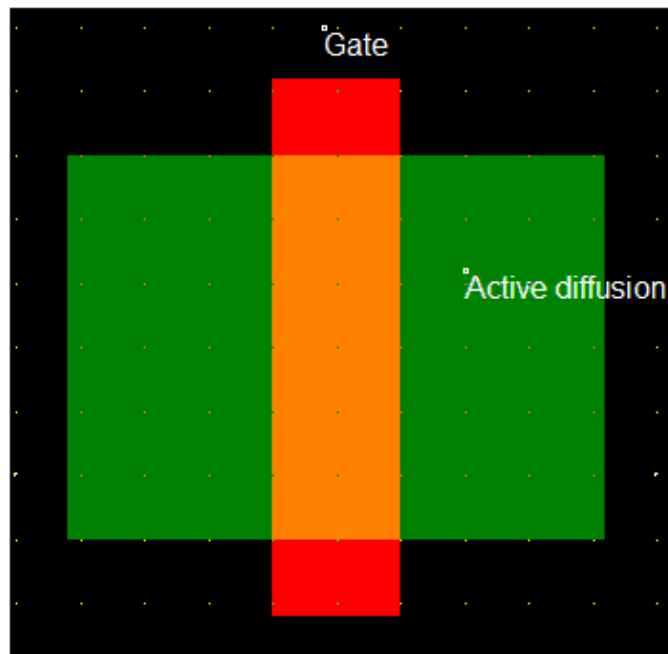
10ο ΕΡΓΑΣΤΗΡΙΟ

Στοιχεία Χωροθεσίας (Layout) CMOS

Εισαγωγή

Θα ξεκινήσουμε σχεδιάζοντας της χωροθεσία μεμονωμένων διατάξεων. Θα σχεδιάσουμε τα διάφορα επίπεδα της διάταξης (του τρανζίστορ). Τα ΟΚ κατασκευάζονται από πολλά τρανζίστορς (MOS), οπότε η διαδικασία που θα δούμε εδώ για το ένα, απλά θα πρέπει να επαναληφθεί για όλα τα MOS ενός πολύπλοκου κυκλώματος. Εστιάζουμε στη CMOS τεχνολογία που είναι αυτή που χρησιμοποιούμε σήμερα για την κατασκευή των πιο σύγχρονων κυκλωμάτων επεξεργαστών.

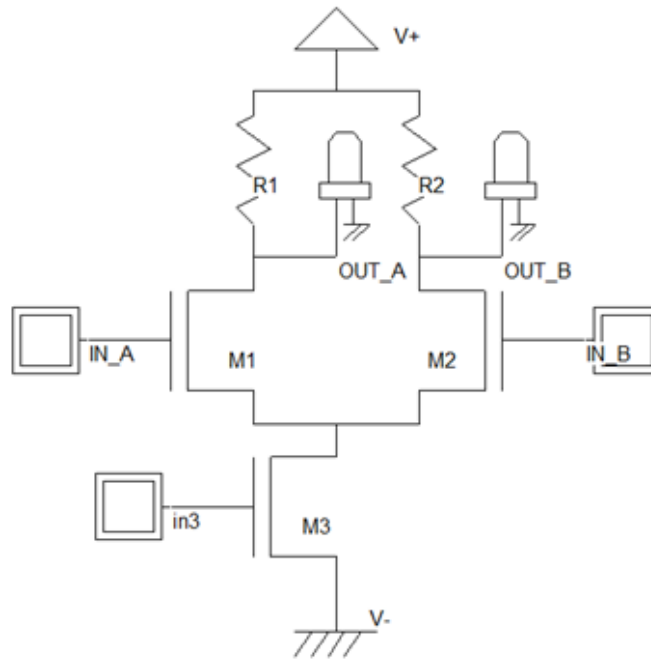
Το nMOS κατασκευάζεται από μια πύλη polysilicon, τοποθετημένη πάνω από ένα λεπτό στρώμα SiO_2 και πάνω από την ενεργό περιοχή n-active (τις περιοχές των προσμίξεων). Η ενεργός περιοχή είναι εκεί που θα εμφυτευτούν άτομα για να δημιουργήσουμε το τρανζίστορ. Η επικάλυψη ανάμεσα στην πύλη και στο στρώμα της ενεργού περιοχής καθορίζει το μέγεθος της διάταξης (το μήκος καναλιού και το πλάτος του MOS).



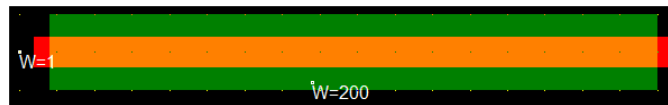
Εικόνα 1. Ένα nMOS σχεδιάζεται με ένα παραλληλόγραμμο polysilicon (κόκκινο) πάνω από ένα παραλληλόγραμμο n-active (πράσινο). Το λογισμικό της σχεδίασης έχει κατάλληλους κανόνες, ώστε να αναγνωρίζει ότι κάτω από το polysilicon υπάρχει στρώμα μονωτικού SiO_2 καθώς και ότι η ενεργός περιοχή θα διακόπτεται από την λωρίδα του polysilicon. Το μήκος καναλιού του nMOS σε αυτή την περίπτωση είναι ίσο με τη μικρή διάσταση του polysilicon, ενώ το πλάτος του ίσο με τη μικρή διάσταση του n-active.

Σχεδίαση μακρών MOS

Ας υποθέσουμε ότι στο κύκλωμα της **Εικόνας 2**, το M_1 και το M_2 έχουν προδιαγραφές: $W=200\mu\text{m}$, $L=1\mu\text{m}$ και το M_3 : $W=60\mu\text{m}$, $L=1\mu\text{m}$. Η τομή για ένα μακρύ MOS φαίνεται στην **Εικόνα 3**, (δεν είναι βέβαια σε κλίμακα). Γενικά, μακριά και λεπτά MOS έχουν προβλήματα.

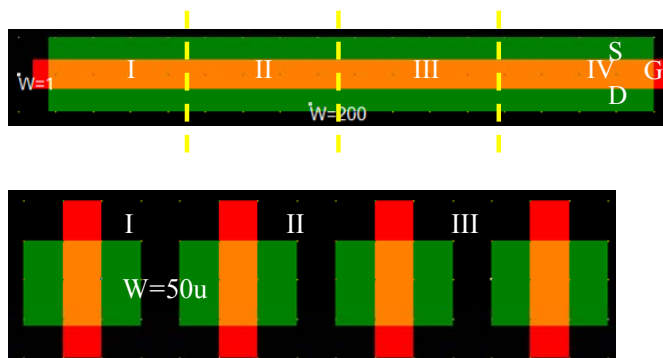


Εικόνα 2.



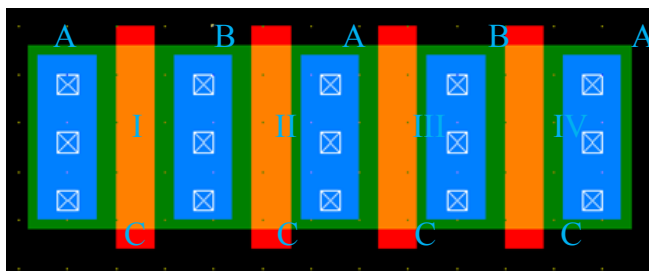
Εικόνα 3.

Περιοχή polysilicon με μεγάλο μήκος θα εμφανίζει μεγάλη παρασιτική αντίσταση. Ένας τρόπος να ελαττώσουμε την παρασιτική αντίσταση είναι να διαιρέσουμε το μεγάλο μήκος σε πολλά μικρότερα. Για παράδειγμα μπορούμε να ενώσουμε παράλληλα 4 μικρότερα MOS με πλάτος 50μm το καθένα θα έχουμε ουσιαστικά το ίδιο πλάτος : $4 \times 50 = 200\mu\text{m}$ (**Εικόνα 4**). Μπορούμε να θεωρούμε τα 4 MOS ως ισοδύναμα με ένα μοναδικό μεγάλο MOS, εφόσον συνδεθούν κατάλληλα. Κάθε άκροδέκτης καθενός MOS θα πρέπει να συνδεθεί στον αντίστοιχο ακροδέκτη καθενός από τα άλλα MOS. Με τον τρόπο αυτό έχουμε μικρότερα MOS του ίδιου συνολικού πλάτους πύλης αλλά με μικρότερη παρασιτική αντίσταση. Κάθε πύλη είναι το $\frac{1}{4}$ του πλάτους του μεγάλου MOS, άρα θα έχει αντίσταση το $\frac{1}{4}$ της αντίστασης πύλης του μεγάλου MOS. Επειδή μάλιστα η σύνδεση θα γίνει παράλληλα, θα προκύψει τελικά συνολική αντίσταση ίση με το $\frac{1}{4}$ της αρχικής αντίστασης άρα τελικά αντίσταση ίση με το $\frac{1}{16}$ της αντίστασης της ενιαίας πύλης με το μεγάλο πλάτος. Εφόσον ελαττώθηκε η παρασιτική αντίσταση, ανάλογα θα ελαττώθηκε η σταθερά χρόνου RC οπότε το MOS θα λειτουργεί αποτελεσματικότερα.



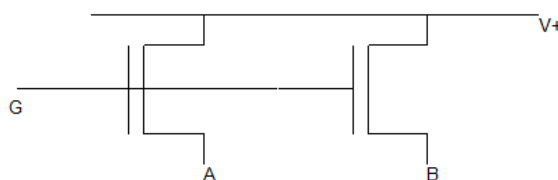
Εικόνα 4.

των παράλληλων τρανζίστορς αλλά συνδυάζουμε και τμήματα τους (**Εικόνα 8**). Συμπερασμα: Η διαμοίραση πηγής – απαγωγού μπορεί να γίνει μεταξύ δύο διατάξεων που είναι δίπλα και έχουν κοινό ακροδέκτη.

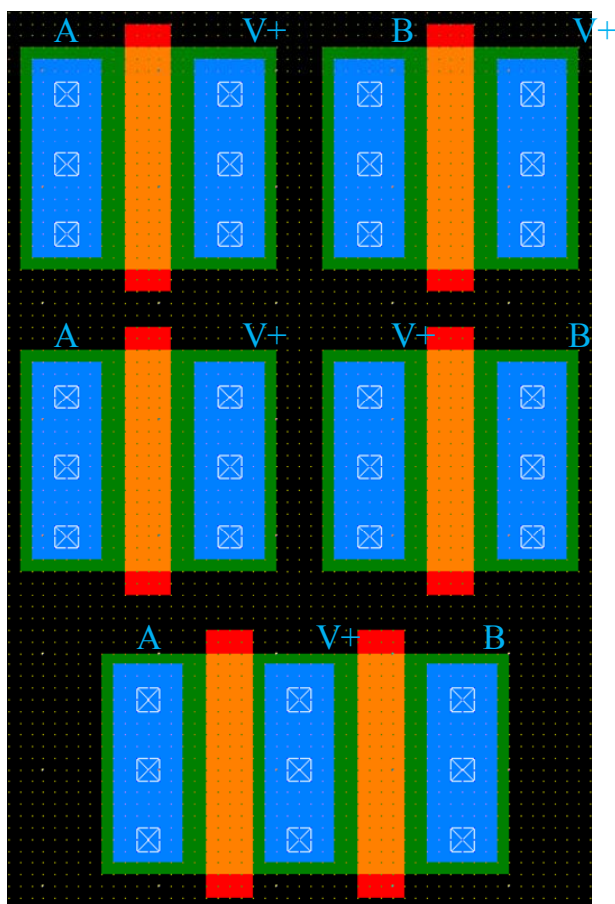


Εικόνα 8.

Εφαρμογή



Εικόνα 9.



Εικόνα 10.

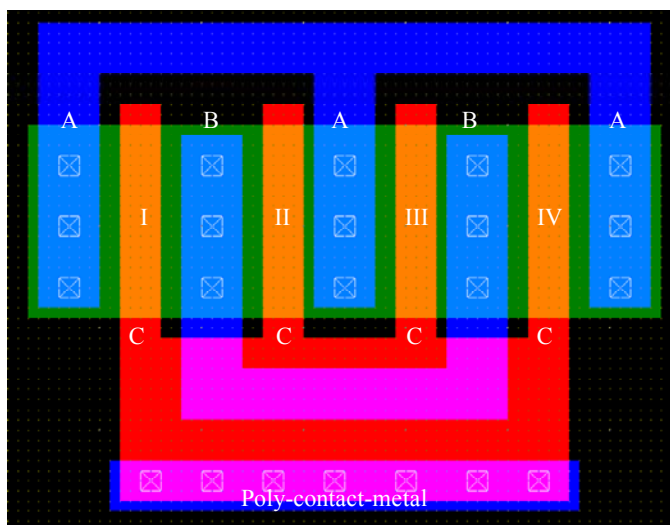
Θα χρησιμοποιήσουμε τώρα όχι έχουμε μάθει μέχρι στιγμής για να σχεδιάσουμε τη χωροθεσία του κυκλώματος της **Εικόνας 9**. Στο κύκλωμα αυτό, το τερματικό άκρο που μπορεί να μοιραστεί είναι αυτό της V+. Τα A και B πρέπει να είναι ξεχωριστά γιατί δε συνδέονται. Η διαδικασία φαίνεται στην **Εικόνα 10**, με όλα τα ενδιάμεσα στάδια.

Τεχνική σύνδεσης διατάξεων με επέκταση polysilicon

Η διασύνδεση πύλης είναι ελαφρώς διαφορετική από αυτή μεταξύ απαγωγών και πηγών. Σε μερικές περιπτώσεις το πολυσιλικόν μπορεί να χρησιμοποιηθεί ως μέσω σύνδεσης δηλαδή σε ρόλο μετάλλου. Επειδή το polysilicon είναι αγωγίμο μπορούμε να επεκτείνουμε τα δάκτυλα της πύλης έξω από τη διάταξη και να τα συνδέσουμε μεταξύ τους.

Η χρήση του polysilicon για σύνδεση είναι ικανή μόνο για μικρές αποστάσεις. Επειδή είναι πολύ μεγαλύτερης αντίστασης από το μέταλλο, μετά από σχετικά μικρό μήκος, η αντίσταση είναι μεγάλη. Αν το καλώδιο που θέλουμε να δημιουργήσουμε μεταφέρει ρεύμα και έχει μεγάλη αντίσταση τότε υπάρχει ο κίνδυνος να πάψει να λειτουργεί το κύκλωμα. Για το λόγο αυτό πρέπει να χρησιμοποιούμε με σύνεση το πολυσίλικον. Δηλαδή πρέπει να προσαρμόζουμε προσεκτικά, αποστάσεις, ρεύμα και αντίσταση.

Στο παράδειγμά μας έχουμε προσθέσει λίγο μέταλλο στις επαφές πύλης ώστε επιπλέον σύνδεση να μπορεί να γίνει από εκεί και πέρα με μέταλλο. Άρα το αρχικό 200x1 τρανζίστορ έχει πλέον τη μορφή της **Εικόνας 11** αλλά αυτό έχει παρασιτική αντίσταση πολύ μικρότερη και λειτουργεί πολύ ταχύτερα, ενώ διαχειρίζεται με καλύτερο τρόπο την πολύτιμη επιφάνεια.



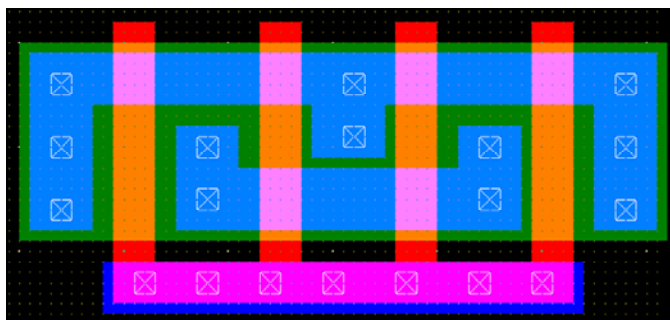
Εικόνα 11.

Σχεδίαση με «τράβηγμα» του μετάλλου ακριβώς πάνω από τις διατάξεις

Αν θέλουμε να κερδίσουμε ακόμα περισσότερο σε χώρο, μπορούμε να απαλλαγούμε από μερικές επαφές και να κάνουμε τις συνδέσεις άμεσα πάνω από τις διατάξεις μας (**Εικόνα 12**). Με τον τρόπο αυτό τα διάφορα κομμάτια μετάλλου έρχονται πάνω στις διατάξεις.

Πρέπει ωστόσο να είμαστε προσεκτικοί να μην διώξουμε περισσότερες επαφές απ' όσες είναι αναγκαίες για την ικανή μεταφορά του ρεύματος μέσω αυτών.

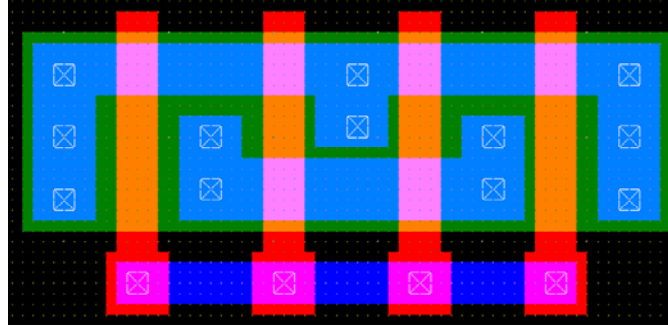
Τα σχέδια στις **Εικόνες 11 και 12** είναι ισοδύναμα. Τα A συνδέονται και πάλι με μέταλλο που μοιάζει με M ενώ τα B συνδέονται με μέταλλο σε σχήμα U. Τα C ενωνονται με μια λωρίδα poly κατά μήκος της βάσης του σχεδίου.



Εικόνα 12.

Σχεδίαση των πυλών διακριτά και με συνδέσει μετάλλου

Στο παράδειγμα μας τώρα στηνς **Εικόνα 13**, η μόνη διαφορά σε σχέση με πριν είναι ότι τα δάκτυλα της πύλης έχουν συνδεθεί με μεταλλική λωρίδα. Αυτή η μέθοδος είναι η πιο ασφαλής. Χρησιμοποιεί το ελάχιστο ποσό polysilicon και μπορεί με ασφάλεια να συνδεθεί σε και διαμέσου της πύλης των διατάξεων χωρίς να ανησυχούμε για το είδος του σήματος που θα μεταδοθεί.

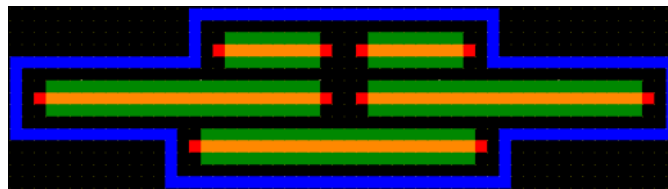


Εικόνα 13.

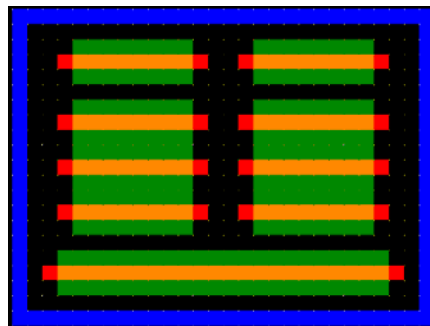
Σχεδίαση με τετραγωνισμένα κυκλώματα

Ως γενικός σχεδιαστικός κανόνας είναι το ότι πρέπει να υλοποιούμε μεγάλα σχέδια από μικρά και εύκολα κατανοητά μπλοκς. Ο στόχος είναι να κάνουμε τη χωροθέτησή μας πυκνή. Πρέπει να έχουμε στόχο να κάνουμε τις διατάξεις που σχεδιάζουμε όσο το δυνατό πιο τετραγωνισμένες. Πρέπει να έχουμε κατά νου ότι ένα τετραγωνισμένο χωροθετημένο κύκλωμα μπορεί πιο εύκολα να προσαρμοστεί σε ένα μεγαλύτερο κύκλωμα με εκατομμύρια άλλα τετραγωνισμένα κυκλώματα. (**Εικόνα 15**), παρά ένα με ακανόνιστο σχήμα (**Εικόνα 14**).

Ωστόσο, θα προκύψουν περιπτώσεις που θα πρέπει να σχεδιάσουμε κάποιο ακανόνιστο σχήμα. Σε τέτοια περίπτωση θα πρέπει να εξετάσουμε τα άλλα κυκλώματα που αλληλεπιδρούν με το κομμάτι της χωροθεσίας που έχει αυτή την απαίτηση, και αν είμαστε τυχεροί μπορούμε να προετοιμάσουμε την τοποθέτηση των άλλων κυκλωμάτων με τέτοιο τρόπο που να καταλλήξουμε σε ένα συνολικό τετραγωνισμένης χωροθεσίας κύκλωμα.



Εικόνα 14. Δύσκολη δομή για μεγάλη πυκνότητα σχεδίασης.



Εικόνα 15. Τετραγωνισμένη δομή, κατάλληλη για μεγάλη πυκνότητα σχεδίασης.

Γραμμικά Διαγράμματα Κυκλωμάτων (Stock Diagrams)

Πως πηγαίνουμε από ένα διάγραμμα κυκλώματος στην πιο επαρκή σχεδίαση διαμοίρασης πύλης – απαγωγού; Ένα χρήσιμο εργαλείο προς αυτή την κατεύθυνση είναι το γραμμικό διάγραμμα. Πρόκειται για μια απλή αναπαράσταση των διατάξεων και των διασυνδέσεων. Είναι ένα διάγραμμα ενδιάμεσο ανάμεσα στο σχηματικό και στην τελική χωροθέτηση. Με την ολοκλήρωσή του, μας δίνει την θέση των διατάξεων και των μεταξύ τους διασυνδέσεων. Αυτό που έχουμε να κάνουμε στη συνέχεια είναι να υλοποιήσουμε την πραγματική χωροθεσία και τις καλωδιώσεις.

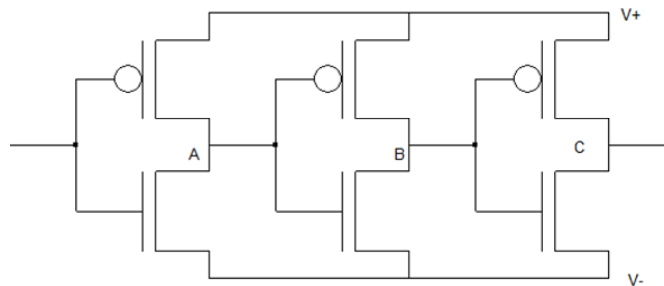
Στην τεχνολογία CMOS, τυπικά χτίζουμε όλες τις διατάξεις τύπου p σε μια κοινή περιοχή – πηγάδι τύπου n. Κάθε διάταξη θα πρέπει να χτιστεί στο n-πηγάδι τα οποία συνήθως είναι όλα συνδεδεμένα στο ίδιο σημείο. Οπότε έχει νόημα να χτίσουμε όλες τις διατάξεις σε ένα κοινό πηγάδι.

Η τεχνική κοινού n πηγαδιού ελαττώνει την επιφάνεια κυκλώματος αφού συνήθως οι κανόνες για τη γειτονία περιοχών n πηγαδιού απαιτούν συνήθως μεγάλες αποστάσεις. Δηλαδή έτσι οι κανόνες σχεδίασης ορίζονται με βάση τις αποστάσεις τρανζίστορ – τρανζίστορ.

Αντίστοιχα, οι διατάξεις τύπου n χτίζονται σε κοινή περιοχή, είτε σε πηγάδι τύπου p είτε πάνω σε p υπόστρωμα.

Επειδή χρησιμοποιούμε κοινές περιοχές, όλες οι p διατάξεις είναι γενικά κοντά μεταξύ τους και αντίστοιχα οι περιοχές τύπου n είναι αντίστοιχα κοντά μεταξύ τους. Συνεπώς, μπορούμε να σχεδιάσουμε p διαχύσεις ως οριζόντιες γραμμές κατά μήκος της κορυφής του διαγράμματος και οι n διαχύσεις ως πάλι οριζόντιες γραμμές κατά μήκος της βάσης τους διαγράμματος. Σε γραμμικό διάγραμμα γραμμών αναπαριστούμε το polysilicon, τις διαχύσεις και τα καλώδια ως απλές γραμμές στο χαρτί. Στα σημεία όπου οι γραμμές του polysilicon και των διαχύσεων τέμνονται, έχουμε ένα MOS τρανζίστορ.

Θα σχεδιάσουμε σε γραμμικό διάγραμμα του κύκλωμα της **Εικόνας 15**. Ξεκινάμε σχεδιάζοντας παράλληλες γραμμές για τις περιοχές τύπου p και τύπου n, όπως στην **Εικόνα 16**. Οι πύλες του polysilicon σχεδιάζονται ως κάθετες γραμμές που διασταυρώνουν τις διαχύσεις, όπου υπάρχει τρανζίστορ (**Εικόνα 17**). Τέλος, η καλωδίωση αναπαρίσταται από γραμμές που συνδέουν τα διάφορα τερματικά άκρα των διατάξεων (**Εικόνα 18**).



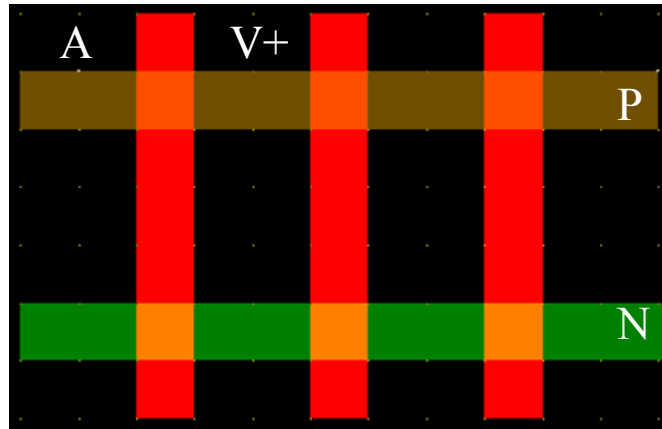
Εικόνα 15.



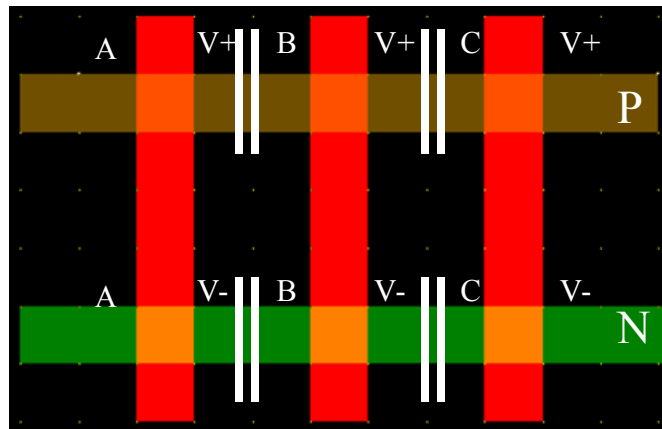
Εικόνα 16.

Τα σημεία επαφών αναπαρίστανται συνήθως με ένα μικρό (x) εκεί που είναι η επαφή. Στη συνέχεια εφαρμόζουμε τη διαμοίραση πηγής – απαγωγού. Από το σχηματικό του κυκλώματος βλέπουμε ότι το πρώτο p τρανζίστορ έχει έναν ακροδέκτη με όνομα A και έναν με όνομα V+. Στη συνέχεια θα πρέπει να προχωρήσουμε

με τους επόμενους ακροδέκτες. Ωστόσο όπως βλέπουμε από την αντίστοιχη εικόνα, δεν έχουμε κάνει και πολύ καλή δουλειά, γιατί πρέπει να σπάσουμε τη διάχυση σε πολλά μέρη ώστε να πετύχουμε την σωστή τοποθέτηση (**Εικόνα 18**). Η τομή στη διάχυση απεικονίζεται με δύο κάθετες παράλληλες γραμμές στο σημείο τομής. Η τομή γίνεται στη διάχυση για να πετύχουμε αρκετή απόσταση μεταξύ ανόμοιων διατάξεων. Μερικές φορές είναι απαραίτητη η τομή αν δε μπορεί να γίνει διαμοίραση μεταξύ πηγών και απαγωγών. Κάθε τομή στη διάχυση χωρίζει τα τρανζίστορς και άρα σπαταλάει επιφάνεια. Η τέλεια λύση θα ήταν να μην υπάρχουν καθόλου σπασίματα.



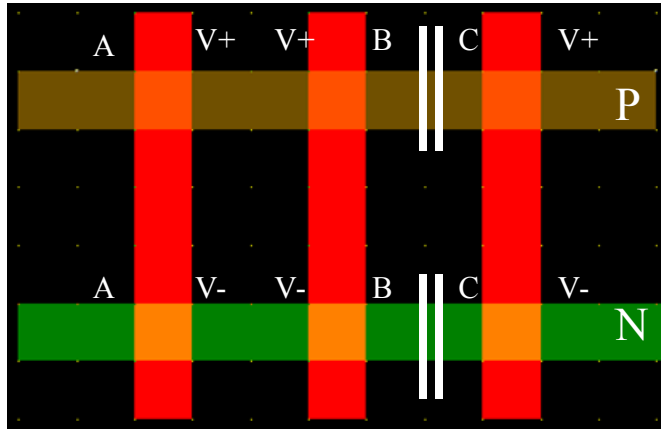
Εικόνα 17.



Εικόνα 18.

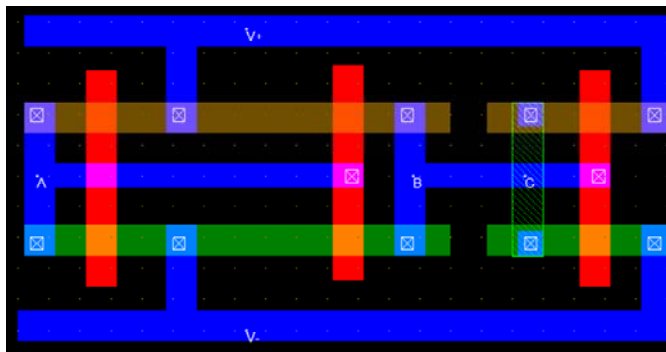
Χρειάζεται να ελαττώσουμε το μέγεθος της χωροθέτησης. Εξετάζουμε την τοποθέτηση των διατάξεων για να δούμε αν με τη διαμοίραση πηγής – απαγωγού μπορεί να αφαιρέσει μερικά από τα σπασίματα στις διαχύσεις. Αν κάνουμε αντικατοπτρισμό ως προς την κατακόρυφο του BV+ και αντίστοιχα του BV- ως V+ B και V-B αντίστοιχα, τότε έχουμε μια μικρή βελτίωση αλλά και πάλι παραμένει από ένα σπάσιμο σε κάθε διάχυση. Δε μπορούμε να κάνουμε παραπέρα βελτίωση με διαμοίραση πηγής-απαγωγού (**Εικόνα 20**).

Σε μεγαλύτερα κυκλώματα η διαμοίραση πηγής – απαγωγού γίνεται πολλές φορές μέχρις σημείου που δε μπορούμε να απλοποιήσουμε παραπέρα. Ίσως να πρέπει να αλλάξουμε και τη σειρά με την οποία οι διατάξεις είναι τοποθετημένες για να πετύχουμε πυκνότερη διάταξη. Μετά τη διαδικασία διαμοίρασης πηγής – απαγωγού θα πρέπει να τοποθετήσουμε τις διατάξεις μας. Μπορούμε συνδέσουμε τους υπόλοιπους ακροδέκτες. Στα ψηφιακά κυκλώματα είναι τυπικό για κάθε τρανζίστορ τύπου p να υπάρχει ένα τρανζίστορ τύπου n. Καλό είναι να διατηρούμε τα ζεύγη κοντά ώστε οι πύλες τους να καλωδιωθούν με ένα μικρό κομμάτι polysilicon.



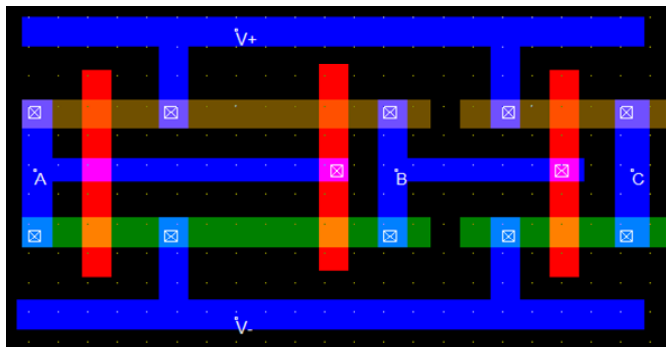
Εικόνα 20.

Στη συνέχεια τοποθετούμε γραμμές μετάλλου και κάνουμε τις επαφές (**Εικόνα 21**)



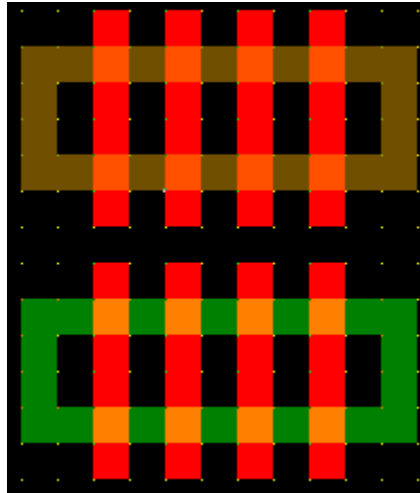
Εικόνα 21.

Σε αυτό το παράδειγμα βελτιώνουμε ακόμα περισσότερο το σχέδιο με τον να τουμπάρουμε το τρίτο τρανζίστορ ώστε η έξοδος C να μην διασταυρώνεται με το μέταλλο (**Εικόνα 22**).



Εικόνα 22.

Σε υβριδική μορφή το γραμμικό διάγραμμα της χωροθέτησης χρησιμοποιεί παραλληλόγραμμα για τις διαχύσεις αντί για γραμμές (**Εικόνα 23**). Έτσι, δίνει περισσότερο την αίσθηση των διατάξεων και είναι λίγο πιο κοντά στην τελική χωροθεσία.

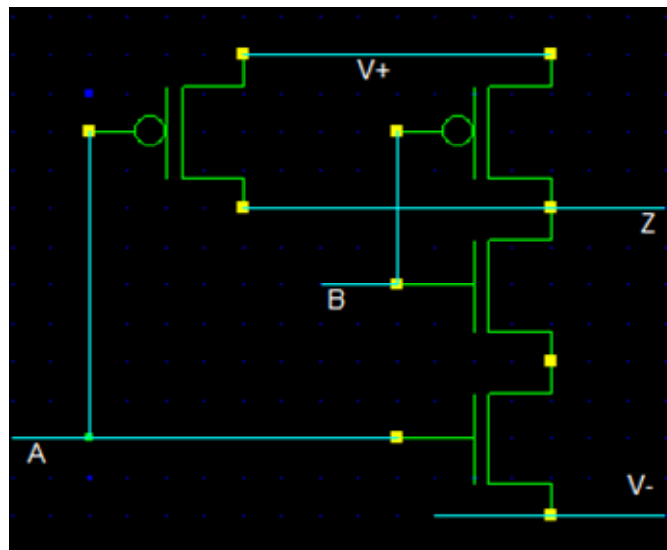


Εικόνα 23.

Εργασίες

Εργασία 1

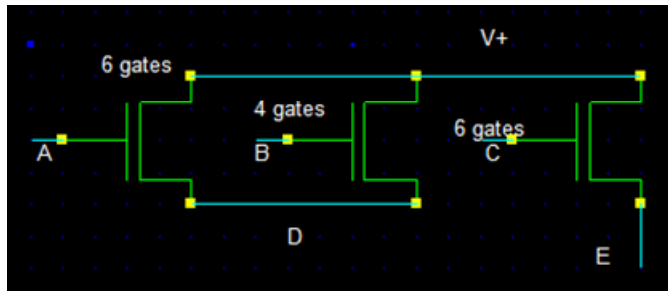
Υλοποιήστε τη χωροθεσία του κυκλώματος της **Εικόνας 24**, όσο το δυνατό πιο τετραγωνισμένη και θεωρώντας ότι τα pmos έχουν τριπλάσιο πλάτος από τα nmos. Χρησιμοποιήστε τεχνολογία CMOS 0.12μm.



Εικόνα 24.

Εργασία 2

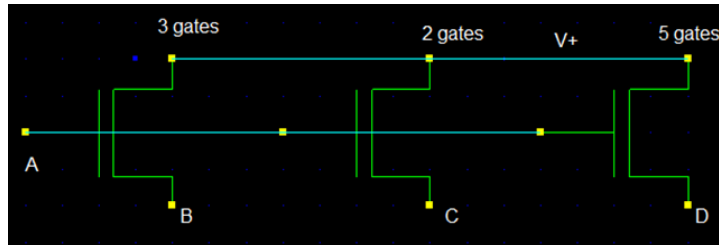
Υλοποιήστε τη χωροθεσία του κυκλώματος της **Εικόνας 25**, όσο το δυνατό πιο τετραγωνισμένη. Χρησιμοποιήστε τεχνολογία CMOS 0.12μm. Λάβετε υπόψη το πλάτος του κάθε MOS που αναγράφεται, ώστε να τα υλοποιήσετε σε αντίστοιχο πλήθος κομματιών.



Εικόνα 25.

Εργασία 3

Υλοποιήστε τη χωροθεσία του κυκλώματος της **Εικόνας 26**, όσο το δυνατό πιο τετραγωνισμένη. Χρησιμοποιήστε τεχνολογία CMOS 0.12μm. Λάβετε υπόψη το πλάτος του κάθε MOS που αναγράφεται, ώστε να τα υλοποιήσετε σε αντίστοιχο πλήθος κομματιών.



Εικόνα 26.